



**UNIVERSIDAD NACIONAL DE CHIMBORAZO
FACULTAD DE INGENIERÍA
CARRERA DE ELECTRÓNICA Y TELECOMUNICACIONES**

**IMPLEMENTACIÓN DE UN ANALIZADOR DE RESPUESTA EN
FRECUENCIA DE CIRCUITOS RLC COMO INSTRUMENTO DE
LABORATORIO DE LA ASIGNATURA DE CIRCUITOS II DE LA CARRERA
DE TELECOMUNICACIONES DE LA UNACH.**

**Trabajo de Titulación para optar al título de Ingeniero en
Electrónica y Telecomunicaciones**

Autor:

Sanmartin Chalan Jefferson Anibal

Tutor:

PhD. Leonardo Fabian Rentería Bustamante

Riobamba, Ecuador. 2023

DERECHOS DE AUTORÍA

Yo, Jefferson Anibal Sanmartin Chalan, con cédula de ciudadanía 1150100251, autor del trabajo de investigación titulado: **IMPLEMENTACIÓN DE UN ANALIZADOR DE RESPUESTA EN FRECUENCIA DE CIRCUITOS RLC COMO INSTRUMENTO DE LABORATORIO DE LA ASIGNATURA DE CIRCUITOS II DE LA CARRERA DE TELECOMUNICACIONES DE LA UNACH**, certifico que la producción, ideas, opiniones, criterios, contenidos y conclusiones expuestas son de mí exclusiva responsabilidad.

Asimismo, cedo a la Universidad Nacional de Chimborazo, en forma no exclusiva, los derechos para su uso, comunicación pública, distribución, divulgación y/o reproducción total o parcial, por medio físico o digital; en esta cesión se entiende que el cesionario no podrá obtener beneficios económicos. La posible reclamación de terceros respecto de los derechos de autor de la obra referida será de mi entera responsabilidad; librando a la Universidad Nacional de Chimborazo de posibles obligaciones.

En Riobamba, 31 de octubre de 2023.



Jefferson Anibal Sanmartin Chalan

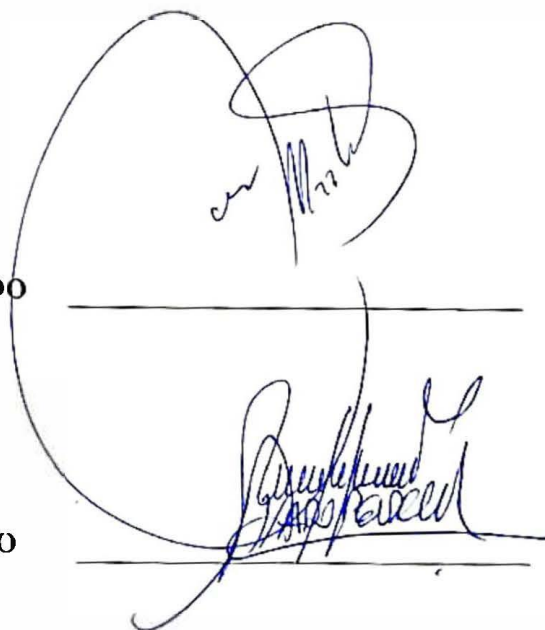
C.I:1150100251

DICTAMEN FAVORABLE DEL TUTOR Y MIEMBROS DE TRIBUNAL

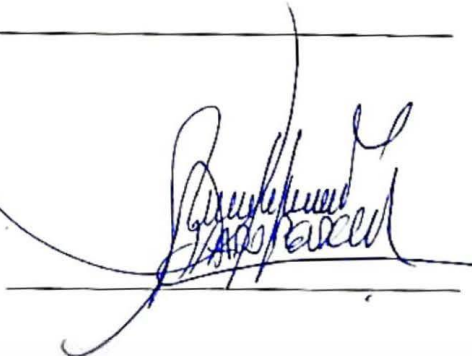
Quienes suscribimos, catedráticos designados Tutor y Miembros del Tribunal de Grado para la evaluación del trabajo de investigación **IMPLEMENTACIÓN DE UN ANALIZADOR DE RESPUESTA EN FRECUENCIA DE CIRCUITOS RLC COMO INSTRUMENTO DE LABORATORIO DE LA ASIGNATURA DE CIRCUITOS II DE LA CARRERA DE TELECOMUNICACIONES DE LA UNACH**, presentado por Jefferson Anibal Sanmartín Chalan, con cédula de identidad número 1150100251, certificamos que recomendamos la **APROBACIÓN** de este con fines de titulación. Previamente se ha asesorado durante el desarrollo, revisado y evaluado el trabajo de investigación escrito y escuchada la sustentación por parte de su autor; no teniendo más nada que observar.

De conformidad a la normativa aplicable firmamos, en Riobamba 31 de octubre de 2023.

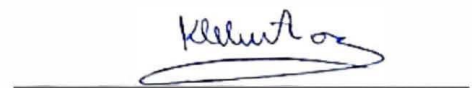
Dr. Marlon Basantes, PhD.
PRESIDENTE DEL TRIBUNAL DE GRADO

A large, stylized handwritten signature in blue ink, written over a horizontal line. The signature is highly cursive and loops around itself.

Mgs. Eduardo Haro.
MIEMBRO DEL TRIBUNAL DE GRADO

A handwritten signature in blue ink, written over a horizontal line. The signature is cursive and includes a large loop at the end.

Mgs. Klever Torres.
MIEMBRO DEL TRIBUNAL DE GRADO

A handwritten signature in blue ink, written over a horizontal line. The signature is cursive and relatively compact.

PhD. Leonardo Rentería.
TUTOR

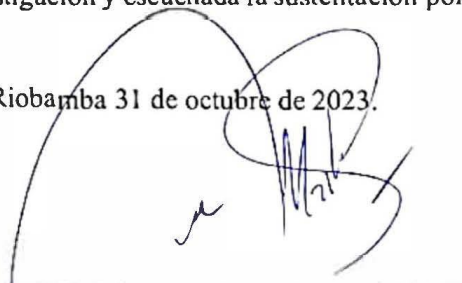
A handwritten signature in blue ink, written over a horizontal line. The signature is cursive and includes a large loop at the end.

CERTIFICADO DE LOS MIEMBROS DEL TRIBUNAL

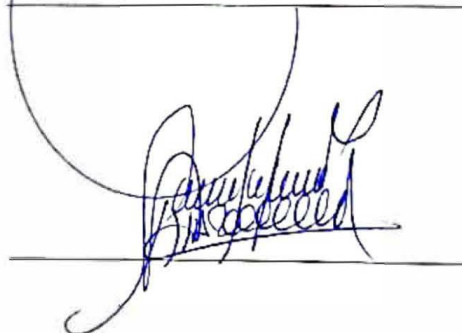
Quienes suscribimos, catedráticos designados Miembros del Tribunal de Grado para la evaluación del trabajo de investigación **IMPLEMENTACIÓN DE UN ANALIZADOR DE RESPUESTA EN FRECUENCIA DE CIRCUITOS RLC COMO INSTRUMENTO DE LABORATORIO DE LA ASIGNATURA DE CIRCUITOS II DE LA CARRERA DE TELECOMUNICACIONES DE LA UNACH**, presentado por Jefferson Anibal Sanmartín Chalan, con cédula de identidad número 1150100251, bajo la tutoría de PhD. Leonardo Fabian Rentería Bustamante; certificamos que recomendamos la **APROBACIÓN** de este con fines de titulación. Previamente se ha evaluado el trabajo de investigación y escuchada la sustentación por parte de su autor; no teniendo más nada que observar.

De conformidad a la normativa aplicable firmamos, en Riobamba 31 de octubre de 2023.

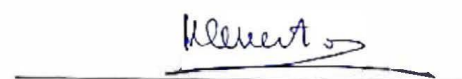
Dr. Marlon Basantes, PhD.
PRESIDENTE DEL TRIBUNAL DE GRADO



Mgs. Eduardo Haro.
MIEMBRO DEL TRIBUNAL DE GRADO



Mgs. Klever Torres.
MIEMBRO DEL TRIBUNAL DE GRADO





Dirección
Académica
VICERRECTORADO ACADÉMICO

en movimiento



UNACH-RGF-01-04-02.20
VERSIÓN 02: 06-09-2021

CERTIFICACIÓN

Que, **SANMARTIN CHALAN JEFFERSON ANIBAL** con CC: 1150100251, estudiante de la Carrera **ELECTRÓNICA Y TELECOMUNICACIONES, NO VIGENTE**, Facultad de **INGENIERÍA**; ha trabajado bajo mi tutoría el trabajo de investigación titulado **"IMPLEMENTACIÓN DE UN ANALIZADOR DE RESPUESTA EN FRECUENCIA DE CIRCUITOS RLC COMO INSTRUMENTO DE LABORATORIO DE LA ASIGNATURA DE CIRCUITOS II DE LA CARRERA DE TELECOMUNICACIONES DE LA UNACH"**, cumple con el 0 %, de acuerdo al reporte del sistema Anti plagio **URKUND**, porcentaje aceptado de acuerdo a la reglamentación institucional, por consiguiente autorizo continuar con el proceso.

Riobamba, 24 de octubre de 2023



Revista digitalizada por:
LEONARDO FREIJER
RENTERIA BUSTAMANTE

Ph.D. Leonardo Rentería
TUTOR TRABAJO DE INVESTIGACIÓN

DEDICATORIA

El presente trabajo de investigación lo dedico a Dios, por darme la sabiduría necesaria para la culminación de la carrera universitaria, a mis padres Rosa Chalan y Anibal Sanmartin, por ser el pilar fundamental en mi vida, brindándome su apoyo, amor y motivación en mi día a día. Sin ellos esta tesis no fuera posible.

A mis hermanos Estefani y Johan por todo su amor y apoyo incondicional en mi vida. A Monica Quintuña por su paciencia, amor, comprensión y aliento que ha sabido brindarme a lo largo de este camino académico.

Expresar un profundo agradecimiento y gratitud a cada uno de los docentes que han hecho posible la culminación de la carrera.

Jefferson Anibal Sanmartin Chalan

AGRADECIMIENTO

Deseo agradecer a la Universidad Nacional de Chimborazo y a la carrera de Electrónica y Telecomunicaciones por la oportunidad de acogerme en sus aulas y brindarme la oportunidad de cursar mis estudios superiores, recibiendo una educación de calidad.

Quiero expresar mi más sincero agradecimiento al Ing. Leonardo Rentería, por su orientación y apoyo en el proceso de elaboración de mi tesis. Su paciencia, conocimiento y dedicación han sido esenciales para superar cada desafío que ha surgido en el camino.

Jefferson Anibal Sanmartin Chalan

ÍNDICE GENERAL

DERECHOS DE AUTORÍA

DICTAMEN FAVORABLE DEL TUTOR Y MIEMBROS DE TRIBUNAL

CERTIFICADO DE LOS MIEMBROS DEL TRIBUNAL

CERTIFICACIÓN ANTIPLAGIO

DEDICATORIA

AGRADECIMIENTO

RESUMEN

ABSTRACT

1.	Capítulo I. Introducción.....	15
1.1	Introducción	15
1.2	Planteamiento del problema	16
1.3	Justificación.....	16
1.4	Objetivos	17
1.4.1	Objetivo general	17
1.4.2	Objetivo específico	17
2.	Capítulo II. Marco teórico	17
2.1	Estado del arte	17
2.2	Marco conceptual	19
2.2.1	Tarjeta STM32f411	19
2.2.1.1	El Cortex microcontroller software interface standard (CMSIS)	20
2.2.1.2	Comunicación USART	20
2.2.1.3	Convertidor analógico/digital StM32F411.....	21
2.2.1.4	Protocolo I2C.....	23
2.2.1.5	Protocolo I2S	24
2.2.2	ANÁLISIS de Respuesta en frecuencia(FRA).....	25
2.2.2.1	MÉTODO de barrido en frecuencia (SFRA)	25
2.2.2.2	MÉTODO de respuesta en frecuencia ante un impulso (IFRA)	26
2.2.2.3	Diagrama de bode.....	26
2.2.3	Filtro RLC	27
2.2.3.1	Diseño de Filtro RLC.....	27
2.2.3.2	Respuesta en frecuencia de un filtro RLC.....	28
2.2.4	Android Studio	28
2.2.4.1	Sistema operativo Android	29

2.2.4.2	Librería MPAndroidChart.....	30
2.2.5	Bluetooth Hc-06	30
2.2.6	NI ELVIS II.....	31
3.	Capitulo III. Metodología	31
3.1	Tipo de investigación	31
3.2	Diseño de la investigación	32
3.3	Métodos de investigación	32
3.4	Técnicas de recolección de datos.....	33
3.4.1	Fuentes de información.....	33
3.4.2	Instrumento de recolección de datos.....	33
3.5	Población de estudio y tamaño de la muestra	33
3.5.1	Población.....	33
3.5.2	Muestra.....	33
3.6	Operacionalización de variables	34
3.7	Desarrollo.....	35
3.7.1	Estudio y selección del método del barrido de frecuencia	35
3.7.2	Diseño e IMPLEMENTACIÓN del PROTOTIPÓ	35
3.7.2.1	Desarrollo y funcionamiento del dispositivo.....	36
3.7.2.2	CONFIGURACIÓN inicial de la tarjeta stm32f411	36
3.7.2.3	Sistema para el barrido de frecuencias	42
3.7.2.4	Sistema para acondicionamiento de la señal	45
3.7.2.5	Interfaz de visualización	47
3.7.2.6	Sistema de comunicación de la aplicación.....	47
3.7.3	Diseño de la placa.....	49
3.7.4	Desarrollo y funcionamiento del NI ELVIS II.....	50
3.7.4.1	Configuración del Diagrama de Bode en NI ELVIS II	51
4.	Capitulo IV. Resultados y discusión.....	52
4.1	Análisis de resultados	54
4.1.1	Circuito 1	54
4.1.2	Circuito 2.....	58
5.	Capitulo V. Conclusiones y recomendaciones	62
5.1	Conclusiones	62
5.2	Recomendaciones	63
6.	Bibliografía.....	63
7.	Anexos.....	67

ÍNDICE DE TABLAS

Tabla 1.	Características de la Tarjeta STM32F411VET6	19
Tabla 2.	Características de interfaces USART que implementa la tarjeta STM32F411VET6. 21	
Tabla 3.	Características principales de USART en la tarjeta STM32F411.	21
Tabla 4.	Características principales del Protocolo I2C en la tarjeta STM32F411.	24
Tabla 5.	Características principales del Protocolo I2S en la tarjeta STM32F411.	25
Tabla 6.	Características de la Plataforma de Android Studio.....	28
Tabla 7.	Estructura de proyecto en Android Studio.	29
Tabla 8.	Clases de Bluetooth	30
Tabla 9.	Distribución de Población.....	33
Tabla 10.	Operacionalización de variables para el Análisis de Respuesta en Frecuencia.	34
Tabla 11.	Diferencia de los métodos SFRA y IFRA para un Análisis de Respuesta en Frecuencia. 35	
Tabla 12.	Especificaciones del ADC de la tarjeta STM32F411.....	38
Tabla 13.	Datos de los componentes comerciales de los circuitos RLC.	54
Tabla 14.	Datos de las frecuencias comerciales de los circuitos RLC.	54
Tabla 15.	Estadísticos Descriptivos de la correlación de Pearson del Circuito 1.	54
Tabla 16.	Correlación de Pearson del Dispositivo y el NI ELVIS II del Circuito 1.....	55
Tabla 17.	Estimación de Parámetros de la Regresión Lineal del Circuito 1.....	56
Tabla 18.	Resumen de Procesamiento de Casos del Dispositivo y el NI ELVIS II del Circuito 1. 56	
Tabla 19.	Análisis Descriptivo de la Ganancia del Dispositivo y el NI ELVIS II del Circuito 1. 57	
Tabla 20.	Estadísticas de Grupo del Dispositivo y el NI ELVIS II del Circuito 1.	57
Tabla 21.	Prueba de Muestras Independientes de los valores de Ganancia del Circuito 1.	58
Tabla 22.	Estadísticos Descriptivos de la correlación de Pearson del Circuito 2.	58
Tabla 23.	Correlación de Pearson del Dispositivo y el NI ELVIS II del Circuito 2.....	58
Tabla 24.	Estimación de Parámetros de la Regresión Lineal del Circuito 2.....	59
Tabla 25.	Resumen de Procesamiento de Casos del Dispositivo y el NI ELVIS II del Circuito 2. 60	
Tabla 26.	Análisis Descriptivo de la Ganancia del Dispositivo y el NI ELVIS II del Circuito 2. 60	
Tabla 27.	Estadísticas de Grupo del Dispositivo y el NI ELVIS II del Circuito 2.	61
Tabla 28.	Prueba de Muestras Independientes de los valores de Ganancia del Circuito 2.	62
Tabla 29.	Valores de ganancia del Dispositivo y el NI ELVIS II+ con respecto al circuito 1. 68	

Tabla 30.	Valores de ganancia del Dispositivo y el NI ELVIS II con respecto al circuito 2..	69
Tabla 31.	Valores de frecuencias inferior, superior y central del Dispositivo y el NI ELVIS II con respecto al circuito 1.....	70
Tabla 32.	Valores de frecuencias inferior, superior y central del Dispositivo y el NI ELVIS II con respecto al circuito 2.....	71

ÍNDICE DE FIGURAS

Figura 1.	Tarjeta STM32F411.	19
Figura 2.	Esquemático del ADC de la tarjeta STM32F411.	23
Figura 3.	Esquema de Protocolo I2C en la tarjeta STM32.	24
Figura 4.	Diagrama de Bode.	26
Figura 5.	Circuito RLC.	27
Figura 6.	Respuesta de Frecuencia de un Filtro RLC.	28
Figura 7.	Logo de MPAndroidChart.	30
Figura 8.	Bluetooth HC-06.	30
Figura 9.	Sistema de Conexión del NI ELVIS II.	31
Figura 10.	Diseño de la Investigación	32
Figura 11.	Diagrama de bloques de Hardware del prototipo.	36
Figura 12.	Configuración del RCC de la tarjeta STM32f411.	37
Figura 13.	Configuración del ADC de la tarjeta STM32f411.	37
Figura 14.	Configuración del DMA.	38
Figura 15.	Configuración del protocolo I2S.	39
Figura 16.	Configuración del protocolo I2S en DMA.	40
Figura 17.	Configuración de comunicación USART2.....	40
Figura 18.	Configuración general del reloj de la Tarjeta STM32F411.	41
Figura 19.	Diagrama de Flujo de la tarjeta STM32F411 para generar el barrido de Frecuencia.	44
Figura 20.	Esquema Circuital de la etapa de Amplificación.	46
Figura 21.	Esquema Circuital de la etapa de Acoplamiento de Impedancia.	46
Figura 22.	Interfaz principal de la aplicación.	47
Figura 23.	Diagrama de Flujo del Proceso de Comunicación de la Aplicación Móvil.	48
Figura 24.	Diseño frontal de la placa.	49
Figura 25.	Diseño posterior de la placa.	50
Figura 26.	Interfaz Principal de la plataforma NI ELVIS II.	51
Figura 27.	Parámetros de configuración del Analizador de Bode.....	52

Figura 28. Esquemático de Conexión del Circuito 1 con NI ELVIS II.....	53
Figura 29. Esquemático de Conexión del Circuito 2 con NI ELVIS II.....	53
Figura 30. Diagrama de caja de Ganancia del Dispositivo y el NI ELVIS II del Circuito 1.	55
Figura 31. Regresión Lineal de los datos de Ganancia con el NI ELVIS II del Circuito 1.	56
Figura 32. Diagrama de caja de Ganancia del Dispositivo y el NI ELVIS II del Circuito 2.	59
Figura 33. Regresión Lineal de los datos de Ganancia con el NI ELVIS II del Circuito 2.	60

RESUMEN

En el presente trabajo de investigación se desarrolla e implementa un analizador de respuesta en frecuencia de circuitos RLC como instrumento de laboratorio para la asignatura de Circuitos II en la carrera de Telecomunicaciones de la UNACH. El proyecto se realizó en 4 etapas. En la primera etapa se buscó la mejor técnica para el análisis de respuesta en frecuencia para así garantizar los resultados. En la segunda etapa se diseñó e implementó el analizador de respuesta en frecuencia utilizando la tarjeta STM32F411. En la tercera etapa se desarrolló un sistema de visualización para mostrar el diagrama de bode en un dispositivo móvil.

En la última etapa se evaluó el funcionamiento del dispositivo con dos circuitos RLC comparando los datos obtenidos con los de un instrumento comercial, el NI ELVIS II. En esta etapa se realizó un análisis aplicando las pruebas de muestras independientes (Prueba t-Student) y la Correlación de Pearson con valores de p-valor de 0,874 y 0,360, además, de los valores de correlación de Pearson de 0,999 y 0,998 que corresponde a los circuitos 1 y 2, respectivamente, demostrando que el sistema implementado no presenta diferencias significativas con el instrumento comercial, por lo tanto, su funcionamiento se puede validar como correcto.

Palabras clave: respuesta en frecuencia, diagrama de bode.

ABSTRACT

In the present research work, a frequency response analyzer of RLC circuits is developed and implemented as a laboratory instrument for Circuits II in the Telecommunications degree at UNACH. The project was carried out in 4 stages. In the first stage, the best technique for frequency response analysis was sought to guarantee the results. The frequency response analyzer was designed and implemented in the second stage using the STM32F411 card. In the third stage, a visualization system was developed to display the bode plot on a mobile device. In the last phase, the operation of the device was evaluated with two RLC circuits, comparing the data obtained with those of a commercial instrument, the NI ELVIS II. At this stage, an analysis was carried out by applying the independent sample tests (Student t-test). The Pearson Correlation with p-values of 0.874 and 0.360, in addition to the Pearson correlation values of 0.999 and 0.998 that correspond to circuits 1 and 2, respectively, demonstrate that the implemented system does not present significant differences with the commercial instrument. Therefore, its operation can be validated as correct.

Keywords: Frequency response, bode plot.



Reviewed by:
Mgs. Maria Fernanda Ponce
ENGLISH PROFESSOR
C.C. 0603818188

1. CAPITULO I. INTRODUCCIÓN

1.1INTRODUCCIÓN

La Electrónica ha generado grandes avances teniendo una gran influencia en la vida moderna. Gracias a ella podemos realizar varios estudios para conocer el comportamiento y caracterización de un circuito. Algunos avances que se han hecho notorios son los microcontroladores que han sido de gran ayuda a nivel estudiantil gracias a su fácil acceso y costos, además de tener la capacidad de procesar simultaneas operaciones por segundo y algoritmos matemáticos que ayuda en la implementación de procesadores de señales para conocer la respuesta en frecuencia en diferentes circuitos. El presente proyecto utiliza el circuito RLC para el análisis de respuesta en frecuencia (FRA). El circuito RLC consta de resistencias (R), condensadores (C) y bobinas (L). Se basa en polos y ceros de la función de transferencia del circuito, tendrá dos polos y un cero, dando como resultado un filtro pasa banda. [1]

Un problema que existe a la hora de realizar la caracterización de un circuito en función de la frecuencia es el no tener acceso a un instrumento que realice este estudio. Un analizador de espectro es similar a un analizador de frecuencia en el sentido que se puede medir en un rango de ancho de banda, pero no realiza mediciones en función de la ganancia y fase. Teniendo en cuenta que otros equipos como el osciloscopio, no cuentan con los filtros, el rango dinámico y procesamiento de medidas necesarios para realizar un estudio de un circuito en función de la frecuencia. Contar con un generador de funciones que trabaje junto a un osciloscopio se puede realizar funciones parciales, pero con un rango de operación muy limitado además de realizar un proceso largo y tedioso para el estudio de un circuito.[2]

Para analizar los diseños electrónicos que se realizan en el laboratorio, es necesario realizar un análisis en respuesta de frecuencia para así garantizar que cumpla adecuadamente con los requisitos de rendimiento. Al realizar la caracterización de un circuito, se puede observar su respuesta en un rango de frecuencia, en caso de que no se pueda realizar dicho análisis, es posible que se realicen diseños y productos defectuosos. EL análisis de respuesta en frecuencia (FRA) es esencial en dispositivos como filtros pasivos y activos, amplificadores y redes de retroalimentación negativa de fuentes de alimentación conmutadas.[1]

Estudios y trabajos realizados en base a un Analizador de Respuesta en Frecuencia (FRA) como, por ejemplo, en la ciudad de Cuenca-Ecuador, el trabajo realizado por Víctor Loja y Johny Molina con el tema de proyecto técnico con enfoque investigativo denominado “Diseño e implementación de un Analizador de Respuesta en Frecuencia para un Transformador de Distribución a Escala” en el año 2017 [3] y el estudio realizado por Ramon Padilla en el país de México con el tema de Tesis denominado “Prototipo Didáctico de un Analizador de Respuesta en Frecuencia en Sistemas Eléctricos”[4], determinan que la implementación de un FRA es una opción fiable a la hora de realizar el análisis de un circuito.

En el presente trabajo de titulación se desarrolla la metodología utilizada en el proyecto, y la obtención de información que se obtiene a partir del tema, además, se desarrolla e implementa el proyecto de investigación para la clase de Circuitos II en la UNACH.

1.2 PLANTEAMIENTO DEL PROBLEMA

Para lograr caracterizar o analizar un circuito se han utilizado dispositivos como un osciloscopio o el analizador de espectros. El osciloscopio es un dispositivo de visualización electrónico el cual muestra señales eléctricas en función del tiempo, donde el eje X representa el tiempo y en el eje Y representa el voltaje. Un analizador de espectro es un dispositivo por el cual permite mostrar el contenido espectral de frecuencia de una señal presente en la pantalla, es decir, es un dispositivo en el que se puede verificar la frecuencia y el tamaño de las ondas electromagnéticas [5]

Normalmente se utilizan estos dispositivos para poder analizar señales de salida en función de señales de entrada por lo que no se conoce si el circuito empleado está funcionando correctamente. El análisis de respuesta en frecuencia es una prueba de diagnóstico que tiene la posibilidad de detectar fallas en el circuito que otras técnicas de evaluación no son capaces de detectar [6]. Este análisis permite conocer la ganancia y fase en relación con la señal de entrada y el cambio de frecuencia ante la señal de entrada. En el laboratorio de la carrera de Telecomunicaciones no se cuenta con un dispositivo para realizar un análisis de respuesta en frecuencia, por lo que no se puede analizar adecuadamente un circuito RLC. Además de contar con los dispositivos en el laboratorio como son el osciloscopio y un generador de funciones, llevar el análisis de respuesta en frecuencia será más complejo y tedioso.

Para la solución de este problema se propone el desarrollo de un analizador de respuesta en frecuencia que permita caracterizar el circuito RLC en función a la ganancia, en el laboratorio de la UNACH de la carrera de Telecomunicaciones, además, de poder visualizar en un diagrama de bode la respuesta en frecuencia del circuito RLC y lograr que el estudiante pueda entender, ahorrar tiempo y complejidad a la hora de realizar el estudio adecuado del circuito.

1.3 JUSTIFICACIÓN

El presente trabajo de investigación surge por la necesidad de solventar el análisis de respuesta en frecuencia para los circuitos RLC en la materia de Circuitos II en la carrera de Telecomunicaciones de la UNACH, con el propósito, de ayudar al estudiante a tener un mejor entendimiento y caracterización sobre el funcionamiento de los circuitos RLC. Para realizar pruebas en un circuito RLC como puede ser el análisis de respuesta en frecuencia (FRA) se necesita contar con un equipo especializado, pero, es difícil acceder a estos equipos por su alto costo y por su difícil acceso [7]. Por tal motivo el proyecto busca aportar a la caracterización del circuito RLC mediante el análisis de respuesta en frecuencia. Con este enfoque se espera que el estudiante pueda adquirir mejores bases de conocimiento para este tipo de circuitos.

El proyecto de investigación servirá como una herramienta en la asignatura de Circuitos II, permitiendo así, que el estudiante pueda utilizar el dispositivo para futuros proyectos en la carrera de Ingeniería en Telecomunicaciones, además de ayudar en el desarrollo de la asignatura.

1.4 OBJETIVOS

1.4.1 OBJETIVO GENERAL

Implementar un analizador de respuesta en frecuencia de circuitos RLC como instrumento del laboratorio de la asignatura de Circuitos II de la carrera de Telecomunicaciones de la UNACH.

1.4.2 OBJETIVO ESPECÍFICO

- Investigar los métodos de análisis de respuesta en frecuencia empleados en los circuitos RLC.
- Diseñar un analizador de respuesta en frecuencia (FRA) funcional que permita obtener la gráfica en un plano de coordenadas que estén en función de la amplitud y el tiempo.
- Modelar las gráficas del analizador de respuesta en frecuencia para lograr caracterizar de forma correcta el circuito RLC.
- Evaluar el funcionamiento del analizador FRA y compararlo con un dispositivo de respuesta a la frecuencia.

2. CAPITULO II. MARCO TEÓRICO

2.1 ESTADO DEL ARTE

La importancia de la ingeniería en el análisis de sistemas dinámicos es fundamental para comprender el comportamiento que puede existir en distintos fenómenos como pueden ser naturales y artificiales que reaccionan a un estímulo en el que se encuentra a través del tiempo. Estos sistemas se pueden representar mediante modelos basados en herramientas matemáticas. Entre varios casos de sistemas existe el sistema lineal e invariantes en el tiempo continuo, el cual, asegura que, al dar un estímulo en la entrada del sistema, la salida presentará una variación de retardo. Mediante la tecnología digital se ha ido extendiendo el estudio de estos sistemas lineales llegando así a incluir en sistemas de tiempo discreto. El análisis de dichos sistemas nos permite mostrar cómo se comportar un estímulo a medida que va transcurriendo en un tiempo determinado, por ende, nos permite encontrar la respuesta del sistema o estabilidad mediante un estímulo [8]

Este tipo de sistemas tienen una relación entre la entrada y la salida en el dominio de la frecuencia, por lo que, es posible cuantificar la respuesta del sistema a una frecuencia dada. Esta medición se la conoce como función de respuesta en frecuencia [8]. La medición de la respuesta en frecuencia se debe realizar con una buena calidad para obtener resultados confiables para su respectivo análisis. A continuación, se revisan algunas investigaciones y estudios relacionados con la implementación de análisis de respuesta en frecuencia.

El estudio realizado por Oscar Adalberto Arteaga Ponce se basa en el análisis de respuesta en frecuencia (FRA) para la identificación del estado de un transformador de potencia, donde especifican que el principal objetivo de un análisis de respuesta en frecuencia es obtener una curva característica mediante la inyección de una señal en un rango de

frecuencias, para interpretar los cambios que se pueden encontrar en el sistema, además, concluyen que el método FRA es muy útil a la hora de detectar alguna avería en el componente interno de un transformador de potencia [9]

También, los autores Alireza Shamlou, Mohammad Reza Feyzi y Vahid Behjat interpretaron el análisis de respuesta en frecuencia del transformador de potencia basado en la teoría de la evidencia, donde nos dice que cada autotransformador consta de cuatro segmentos RLC y el objetivo principal de su investigación es interpretar adecuadamente los resultados FRA de los transformadores de potencia mediante la teoría de la evidencia que fue presentada por Dempster y desarrollada por Shafer. Luego del análisis de los resultados, los autores concluyen, que el enfoque propuesto es capaz de diagnosticar fallas de cortocircuito en diferentes ubicaciones del transformador, además de ser capaz de tener una detección precisa de la deformación con la interpretación de los resultados FRA [10] Además, los autores Alexei N. Alexandr Y. Drakin, y Igor Y. Butarev realizaron un análisis de respuesta en frecuencia en problemas de modelado de comportamiento de circuitos integrados, donde obtienen los resultados inyectando una señal armónica en el dominio del tiempo para diferentes intervalos de tiempo, aplicando la transformada de Fourier para obtener un análisis de respuesta en frecuencia. Los resultados de la investigación demostraron que al comparar método propuesto con el método clásico FRA obtuvo una variación del 5%, concluyendo así, que los resultados se pueden utilizar para analizar y construir modelos de comportamiento de circuitos integrados [11].

En referencia a la generación de la señal con la tarjeta stm32, los autores Fengcan Zhang, Xiangyu Kong, Fang Li y Yulin Zhang en su investigación de “El diseño de controlador para BLDC basado en STM32”, generan seis señales PWM que va conectado al IRAM136 el cual impulsa el inversor trifásico, de tal manera, logrando controlar el encendido y apagado del IGBT y realizar el control del motor. Los resultados de la investigación demostraron que emitiendo las señales PWM se la tarjeta STM32 controlaron de manera estable el motor. Además, comparten que el sistema obtiene una mejora de estabilidad y confiabilidad con la combinación razonable entre software y hardware [12]

También, los autores Weihao Li, Guoqing Zhou, Xiang Zhou, Yizhi Tan, Gangchao Lin, Xianxing Li y Ronghua Deng, realizaron una comparación de la onda generada de manera tradicional con la tarjeta STM32. Comprueban que la señal generada por la tarjeta tiene el mismo ancho y pulso con pequeñas oscilaciones en la amplitud [13]. Este trabajo ayuda a tener una mayor fiabilidad a la hora de generar una señal con la tarjeta stm32.

Por otra parte, los autores Anshu Prakash Murdan y Pawan Kumar Ramkissoon desarrollaron una aplicación en Android para controlar el limpiador de pisos. La aplicación realiza una conexión con el bluetooth HC-06 el cual está conectado al microcontrolador. En los resultados se logra demostrar que la aplicación desarrollada en Android Studio proporciona una efectiva conectividad a cualquier dispositivo con el módulo Bluetooth, además, de tener un alcance de 10 m [14].

En base a los estudios mencionados anteriormente, afirman que el uso de un microcontrolador para generar una señal es una herramienta fiable y estable, lo cual, tiene un gran potencial en el trabajo de investigación a desarrollar. Sin embargo, se dispone de poca información sobre la generación de una señal senoidal en la tarjeta STM32,

precisamente por eso es necesario tener más investigaciones que comprueban la estabilidad de la señal senoidal en la tarjeta. Por otro lado, los otros trabajos de investigación afirman tener una buena conectividad entre un microcontrolador añadiendo un módulo Bluetooth con la aplicación desarrollada en Android Studio. Los trabajos de investigación antes mencionados proporcionan la información adecuada para cumplir con el desarrollo de esta investigación.

2.2 MARCO CONCEPTUAL

2.2.1 TARJETA STM32F411



Figura 1. Tarjeta STM32F411.
Fuente: la **Figura 1** fue tomada de [15].

La tarjeta STM32F411 como se muestra en la **Figura 1**, pertenece a la familia de kit Discovery, el cual permite a los usuarios principiantes y avanzados desarrollar una variedad de aplicaciones. Esta tarjeta proporciona diferentes herramientas, como son: giroscopio, brújula electrónica, micrófono digital, DAC de audio, conector OTG, led, entre otros. El software que se utiliza comúnmente para la programación de la tarjeta es STM32Cube, el cual, permite configurar ciertos parámetros de la tarjeta de manera gráfica, además, incluye la depuración integrada ST-LINK/V2[15]. Las características de la tarjeta se pueden observar en la **Tabla 1**.

Tabla 1. Características de la Tarjeta STM32F411VET6

CARACTERÍSTICAS	DETALLES
Memoria Flash	512 Kbytes
RAM	128 Kbytes
Led	4

DAC	Audio con controlador de altavoz clase D
Botones	2 integrados
Conectores	<ul style="list-style-type: none"> • USB OTG • ST-LIN Mini-B USB
Software	STM32CubeIde, Keil, IAR Systems
Sistema requerido	Windows (7,8 y 10), Linux 64-bit y macOS

2.2.1.1 EL CORTEX MICROCONTROLLER SOFTWARE INTERFACE STANDARD (CMSIS)

A comparación de otros microcontroladores los ARM Cortex-M son más complejos, de tal manera, se forzó a los fabricantes a generar diversas bibliotecas para las diferentes aplicaciones de desarrollo que genere el usuario. El CMSIS contiene una arquitectura de distintos niveles que proporciona al usuario poder simplificar los problemas que se presenten[16]. CMSIS es independiente del proveedor, pero, ha sido desarrollado para la familia de procesadores Cortex. La principal importancia que proporciona CMSIS es tener una interfaz consistente al usuario y sea a su vez simple para la utilización de periféricos, sistemas operativos en tiempo real, entre otros. De esta manera se reduce el tiempo de aprendizaje para nuevas aplicaciones de desarrollo con estos dispositivos. Entre las diferentes librerías de CMSIS se destaca CMSIS-DSP [17].

La librería CMSIS-DSP es un conjunto de funciones con el único objetivo de procesar señales. Esta librería tiene diferentes funciones para el procesamiento de señales, el cual es altamente eficiente para la aplicación de este tema. Esta librería incluye las siguientes características.

1. La biblioteca contiene más de 60 funciones.
2. Contiene funciones de procesamiento de señales aplicables a la familia de Cortex-M
3. Admite datos tipo q7, q15 y q31.

Además, las funciones que más destaca de la librería son funciones matemáticas rápidas o complejas, funciones de filtrado como: FIR e IIR, transformada de Fourier, controlador PID, entre otros [17].

2.2.1.2 COMUNICACIÓN USART

La tarjeta STM32F411VET6 incorpora tres transmisores/receptores, tanto asíncronos y síncronos, que comprende con los nombres: USART1, USART2, USART6. Las tres interfaces tienen características importantes como: comunicación asíncrona, soporta comunicación multiprocesador y semidúplex, además, tiene capacidad LIN maestro/esclavo. La diferencia de estas interfaces es la velocidad, ya que, para las interfaces USART1 y USART6 se pueden comunicar con una velocidad de 12,5 Mbit/s,

mientras que la interfaz USART2 se comunica a una velocidad de 6,25 bit/s [18]. las características de estas tres interfaces se muestran en la **Tabla 2**.

Tabla 2. Características de interfaces USART que implementa la tarjeta STM32F411VET6.

NOMBRE	MODO(RTS/CTS)	VELOCIDAD MAX. Mbit/s(16 bits)	VELOCIDAD MAX. Mbit/s(8 bits)	LIN	Cartografía a APB
USART1	Si	6,25	12,5	Si	APB2
USART2	Si	3,12	6,25	Si	APB1
USART6	Si	6,25	12,5	Si	APB2

En la **Tabla 3**, se muestra las características importantes de la comunicación USART en la tarjeta STM32F411.

Tabla 3. Características principales de USART en la tarjeta STM32F411.

USART en la tarjeta STM32F411	
CARACTERÍSTICAS	DETALLES
COMUNICACIÓN	Full dúplex. Semidúplex (un solo cable)
VELOCIDAD DE TRANSMISIÓN	Programable (velocidad de baudios APB máxima).
LONGITUD DE PALABRA	8 o 9 bits.
BITS DE PARADA	1 o 2 bits.
INTERRUPCIÓN	Síncrona de maestro y esclavo.
SALIDA DE RELOJ	Síncrona.
MULTIBUFER	Almacenamiento de bufer de datos recibidos y transmitidos en SRAM.
INTERRUPCIONES CON BANDERA	Camios CTS, datos de transmisión vacíos, error de desbordamiento, error de ruido, error de paridad y error de encuadre.
DMA	Si.
MODOS DE ACTIVACIÓN	El receptor con bit de dirección y línea inactiva.

2.2.1.3 CONVERTIDOR STM32F411

ANALÓGICO/DIGITAL

El convertidor analógico/digital (ADC) está integrado por 12 bits y se puede compartir con 16 canales externos, realizando conversiones de dos modos: disparo único o escaneo. El ADC puede ser configurado por el DMA de la tarjeta para lograr optimizar el proceso

de la conversión. El ADC se puede sincronizar con los temporizadores que contiene la tarjeta como TIM1, TIM2, TIM3, TIM4 y TIM5 [18]. Algunas características importantes son:

- Tiene una resolución de 2, 6, 8, 10 bits.
- Puede generar interrupciones al final de cada conversión.
- Los modos de conversión: única y continua.
- Tiene un modo de escaneo para una conversión automática.
- Tiempo demuestro programable.
- Tiene modo discontinuo.
- El suministró del ADC para máxima velocidad es de 2,4 a 3,6 V, y para velocidad más lenta es de 1,8 V.
- Solicitud de DMA durante la conversión.

En la **Figura 2**, se muestra la descripción del esquema del ADC de la tarjeta STM32F411[19].

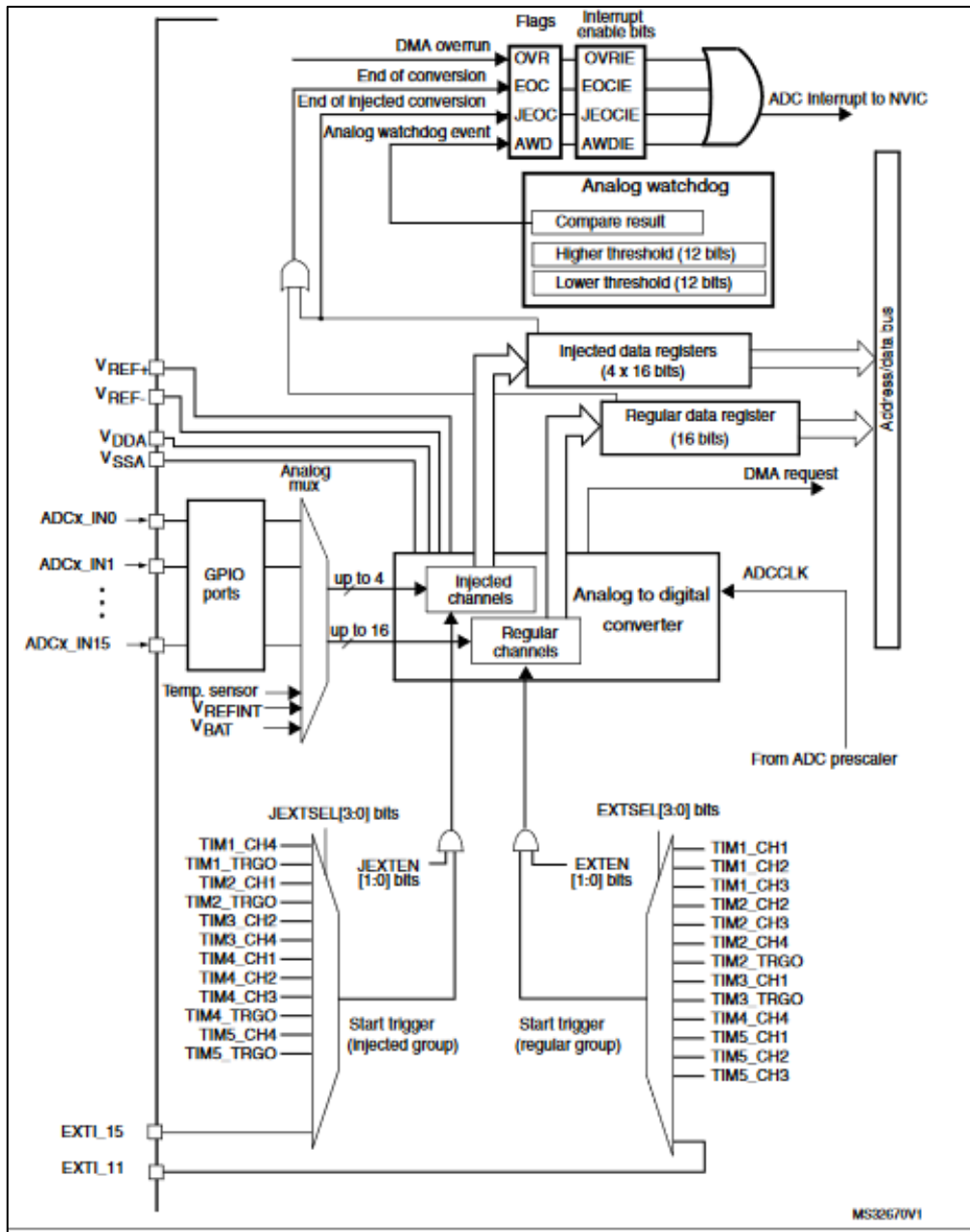


Figura 2. Esquemático del ADC de la tarjeta STM32F411.

Fuente: La Figura 2 fue tomada de [19]

2.2.1.4 PROTOCOLO I2C

El protocolo I2C es un sistema de comunicación que permite tener una conexión entre circuitos integrados. Este protocolo permite comunicaciones en serie como: multimaestro, multiesclavo, síncrono, bidireccional y semidúplex. Además, este tipo de comunicación lo compone por dos cables, como se muestra en la Figura 3.

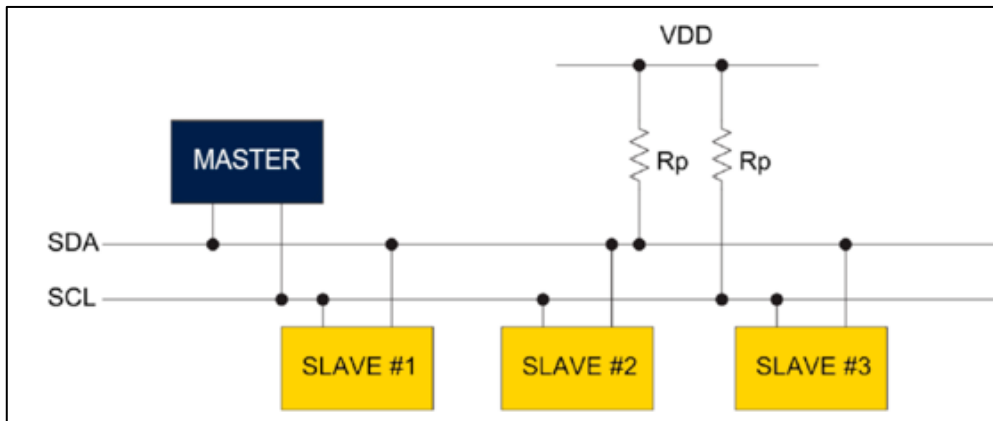


Figura 3. Esquema de Protocolo I2C en la tarjeta STM32.

Fuente: La Figura 3, fue tomada de [20]

La línea Serial Data (SDA) es la línea por la que permite la comunicación de maestro y esclavo envíen o reciban información. La línea Serial Clock (SCL) es la línea que permite la sincronización mediante el reloj. Estas dos líneas comúnmente son conectadas por dos resistencias de 4,7 K Ω [20]. En la **Tabla 4**, se detallan las características principales del protocolo I2C [19].

Tabla 4. Características principales del Protocolo I2C en la tarjeta STM32F411.

I2C en la tarjeta STM32F411	
CARACTERÍSTICAS	DETALLES
CAPACIDAD MULTIMAESTRO	Si, la misma interfaz puede trabajar como maestro esclavo.
HERRAMIENTAS EN MODO MAESTRO	Generación de reloj, iniciar y detener generación.
HERRAMIENTAS EN MODO ESCLAVO	Detección de I2C programable.
VELOCIDAD DE COMUNICACIÓN	En velocidad estándar de hasta 100 KHz y en velocidad rápida de hasta 400 KHz.
FRECUENCIA DEL BUS	Hasta 1 MHz.
FILTRO DE RUIDO	Analógico y Digital
DETECCIÓN	Condición de arranque o parada fuera de lugar.
AMPLIACIÓN DE RELOJ	Opcional.
DMA	Si.
COMPATIBILIDAD	SMBus 2.0, protocolo de resolución de direcciones (ARP) y PMBus.

2.2.1.5 PROTOCOLO I2S

El protocolo I2S es el que permite enviar la señal al puerto de audio de la tarjeta. Este protocolo se puede operar maestro o esclavo con comunicación simplex o dúplex, además, se puede configurar para una resolución de 16/31 bits como canal de entrada o

salida. El rango de frecuencias que trabaja es de 8 a 192 KHz. El protocolo contiene dos interfaces I2S2 e I2S3 que permiten ser controlados por el DMA, también al estar conectados en modo maestro el reloj se logra enviar al DAC externo 256 veces la frecuencia de muestreo [18]. En la **Tabla 5**, se detalla las características principales del protocolo I2S [19].

Tabla 5. Características principales del Protocolo I2S en la tarjeta STM32F411.

I2S en la tarjeta STM32F411	
CARACTERÍSTICAS	DETALLES
COMUNICACIÓN	Dúplex y semidúplex solo para el transmisor y receptor.
OPERACIONES	Maestro o esclavo
PREESCALER	8 bits que puede alcanzar muestras de audio de 8 a 192 kHz.
DATOS	16,24 o 32 bits.
TRAMA DE PAQUETE	16 o 32 bits.
POLARIDAD	Reloj rogramable.
REGISTRO	16bits para transmisión y recepción.
PROTOCOLOS SOORTADOS	Estándar I2S hillips, MSB, LSB, PCM.
DMA	Para transmisión y recepción.
RELOJ	Se puede derivar de un reloj externo.

2.2.2 ANÁLISIS DE RESPUESTA EN FRECUENCIA(FRA)

El análisis de respuesta en frecuencia (FRA) consiste en obtener la medición de respuesta en frecuencia mediante señales aplicadas, de tal manera, conociendo la señal de respuesta se puede encontrar la función de transferencia. La función de transferencia básicamente es la relación entre la señal de salida con respecto a la entrada. Para el FRA existen dos métodos: método de barrido en frecuencia y método de impulso (IFRA) [21].

2.2.2.1 MÉTODO DE BARRIDO EN FRECUENCIA (SFRA)

El método SFRA consiste en la medición de respuesta en magnitud y fase, en base a su impedancia o función de transferencia. La señal generada es una señal sinusoidal en un rango amplio de frecuencias, de tal manera, que al inyectar esta señal en un circuito de prueba se obtenga una señal de respuesta con el mínimo ruido posible y obtener así la función de transferencia. La ventaja principal de este método es que es de bajo costo y tiene una alta confiabilidad de los resultados. Además, es un método no destructivo al equipo de prueba por lo que facilita repetir el proceso varias veces [22].

2.2.2.2 MÉTODO DE RESPUESTA EN FRECUENCIA ANTE UN IMPULSO (IFRA)

El método IFRA consiste en la aplicación de una tensión aplicada al equipo de prueba, obteniendo así la tensión de respuesta. La tensión aplicada al equipo se encuentra en un gran rango de espectro de frecuencia, además, la tensión que se envía es obtenida de un generador de impulsos de tipo doble exponencial que suministra la tensión hasta un rango de 10 V. Las señales que son enviadas al equipo de prueba están en función del tiempo, el cual, son almacenadas y se transfiere al dominio de la frecuencia mediante la Transformada de Fourier (FFT), además, se calcula la función de transferencia de las amplitudes de cada señal, obteniendo la curva de IFRA [21].

2.2.2.3 DIAGRAMA DE BODE

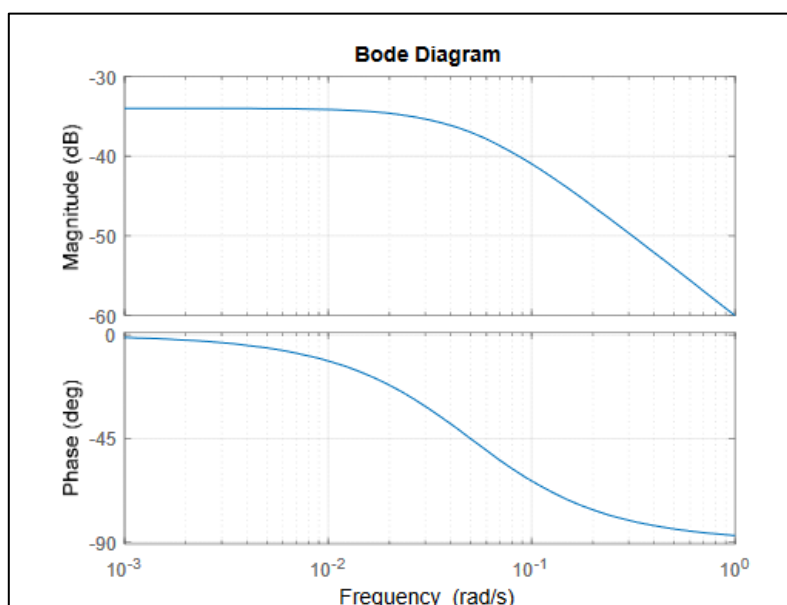


Figura 4. Diagrama de Bode.

Fuente: La **Figura 4**, fue tomada de [23].

El diagrama de bode consiste en graficar la respuesta de diferentes frecuencias obtenidas de un filtro. Este diagrama está asociado a la función de transferencia, ya que, esta función se la asocia con números complejos se puede obtener dos tipos de diagramas: diagrama de magnitud y de fase, teniendo en cuenta que los dos diagramas se grafican en función de la frecuencia. Los filtros diseñados comúnmente se asocian con el diagrama de magnitud, donde, el eje X estará dado por la frecuencia y el eje Y por la magnitud. Comúnmente la señal que se envía a los filtros es de 1 V y las magnitudes de respuesta son en dB, por ende, los diagramas de bode suelen estar representados en estas unidades [24].

2.2.3 FILTRO RLC

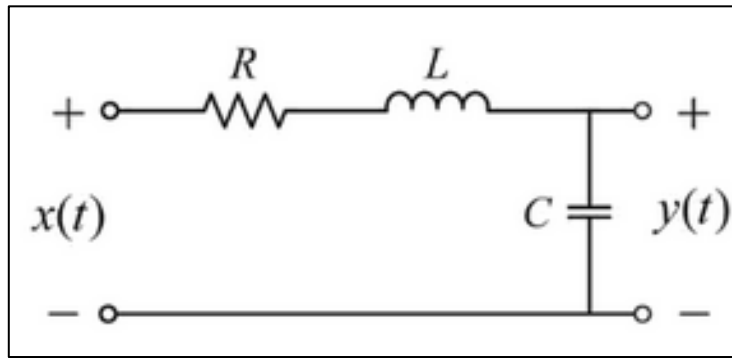


Figura 5. Circuito RLC.

Fuente: La **Figura 5** fue tomada de [25].

El filtro Pasa banda permite el paso de un rango de frecuencias, teniendo una frecuencia de corte inferior y otra frecuencia de corte superior. Este tipo de filtro es básicamente un circuito RLC como se observa en la **Figura 5**, donde, se compone por una bobina, un capacitor y una resistencia, además, de componer una frecuencia de resonancia, que será la frecuencia central (f_c) de las frecuencias de corte inferior y superior. Este tipo de filtros tiene diferentes aplicaciones como en ecualizadores de audio y la eliminación de ruido de una señal, entre otros [26].

2.2.3.1 DISEÑO DE FILTRO RLC

Al encontrarse un condensador y un inductor en el filtro RLC, se lo considera de segundo orden, por lo tanto, las fórmulas para poder diseñar un filtro RLC en serie están dados por la **Ecuación 1** y **Ecuación 2**[27].

- **Frecuencia de Resonancia.**

$$f_s = \frac{1}{2\pi\sqrt{LC}} = f_1 + \frac{Bw}{2} \quad \text{Ecuación 1}$$

Donde:

f_s = frecuencia de resonancia.

L =inductor(H).

C =capacitor(F).

f_1 = frecuencia de corte inferior.

Bw = Ancho de banda.

- **Ancho de Banda**

$$Bw = f_2 - f_1 = \frac{R}{2\pi L} \quad \text{Ecuación 2}$$

Donde:

Bw = Ancho de Banda.

f_2 = frecuencia de corte superior.

F_1 = frecuencia de corte inferior.

R= resistencia.

Se debe de tomar en cuenta que los datos iniciales serán las frecuencias de corte inferior y superior por las que el estudiante va a diseñar el filtro RLC.

2.2.3.2 RESPUESTA EN FRECUENCIA DE UN FILTRO RLC

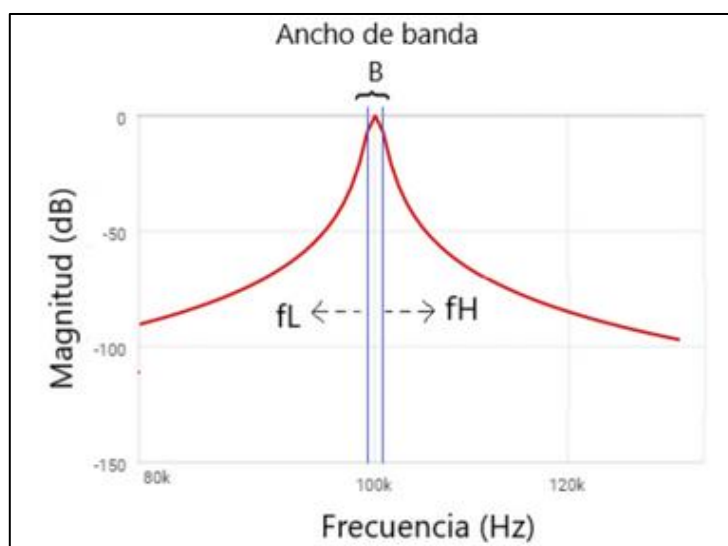


Figura 6. Respuesta de Frecuencia de un Filtro RLC.

Fuente: La **Figura 6** fue tomada de [28].

La respuesta de un filtro RLC tendrá dos frecuencias de corte: inferior y superior, como se muestra en la **Figura 6**, con líneas azules. La respuesta del filtro se toma por las frecuencias mayores a -3dB y la frecuencia central será la frecuencia de mayor ganancia. Una característica importante del filtro RLC es el Ancho de Banda que es el que comprende en el rango de las frecuencias de corte inferior y superior. Las frecuencias que se encuentran en el rango de la frecuencia de corte inferior y superior se las conoce como banda resonante, mientras que las frecuencias que están a los extremos se las conoce como bandas rechazadas [28].

2.2.4 ANDROID STUDIO

Android Studio es una plataforma en la que el usuario podrá desarrollar ciertas aplicaciones orientadas a dispositivos móviles Android. En la **Tabla 6**, se muestra ciertas características de Android Studio [29].

Tabla 6. Características de la Plataforma de Android Studio.

CARACTERÍSTICAS	DETALLES
INSTALACIÓN	Android Studio es compatible con varios sistemas operativos (Windows, Linux, macOS).

COMUNIDAD	Al tener un acceso fácil a la plataforma, la comunidad de desarrolladores de Android es numerosa.
ACCESO	Existen varios dispositivos externos que se pueden implementar a la hora de desarrollar una aplicación, como pueden ser: WIFI, GPS, giroscopio, Bluetooth, entre otros.

Además, Android Studio se basa en IntelliJ IDEA, el cual, permite la creación de aplicaciones para varios dispositivos con sistema operativo Android debido a su potente editor de código. En la **Tabla 7**, se muestra la estructura de un proyecto en Android Studio [30].

Tabla 7. Estructura de proyecto en Android Studio.

ESTRUCTURA	DETALLES
CLASES	Se encuentran todas las actividades por las que el usuario va a interactuar con la aplicación. También, se encuentra toda la parte de programación de la aplicación.
MANIFEST	Esta estructura es de extensión XML donde se encontrará los permisos que requiere la aplicación en base al desarrollo del usuario.
RES	Contiene la parte almacenada de las imágenes o diseños de la aplicación.
LIBRERÍAS	Es una carpeta que almacena todas las librerías que requiere la aplicación para su funcionamiento.

2.2.4.1 SISTEMA OPERATIVO ANDROID

Android es un sistema operativo de código abierto en el que se encuentra en varios dispositivos como: teléfono móvil, relojes, tablets, entre otros. Este sistema operativo está basado en kernel y Linux, además, los usuarios tienen acceso a las API del sistema, lo que permite facilitar el desarrollo de la aplicación. El código base comúnmente es Java, pero también se encuentra disponible el código Kotlin. También, al desarrollar una aplicación se puede obtener acceso desde otra aplicación, de tal manera, que el desarrollador podrá usar los objetos e información de la aplicación [31].

2.2.4.2 LIBRERÍA MPANDROIDCHART



Figura 7. Logo de MPAndroidChart.

Fuente: La **Figura 7** fue tomada de [32].

La librería MPAndroidChart fue creada por Philipp Johada. Esta librería permite graficar diversas funciones estadísticas como: gráfico de barras, gráficos lineales, entre otros. La librería es de libre acceso y se la puede encontrar en Github, además, la ventaja de esta librería es por su variedad de gráficas, personalización y su actualización de funciones constante [33].

2.2.5 BLUETOOTH HC-06

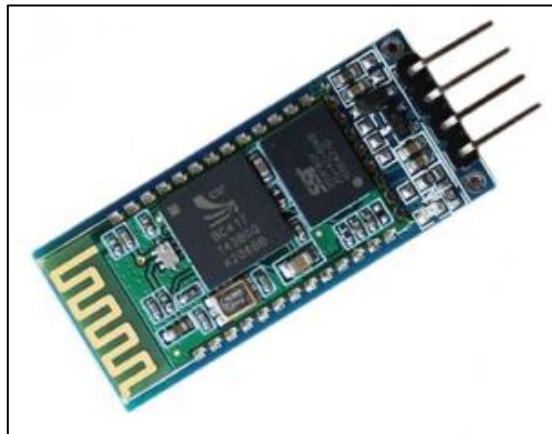


Figura 8. Bluetooth HC-06.

Fuente: La **Figura 8** fue tomada de [29].

El Bluetooth es un protocolo de comunicación comúnmente utilizado en dispositivos de bajo consumo y son aplicables en tecnologías de telecomunicaciones y dispositivos móviles. La característica principal del protocolo es que se puede establecer una conexión rápida si se encuentra dentro del alcance permitido. Existen diferentes clases de Bluetooth en la que se diferencian de su potencia y alcance, como se muestra en la **Tabla 8**[29].

Tabla 8. Clases de Bluetooth

CLASE	Potencia máxima permitida(mW-dBm)	Alcance Aproximado
CLASE 1	100 mW – 20 dBm	100 metros
CLASE 2	2.5 mW – 4 dBm	5-10 metros
CLASE 3	1 mW – 0 dBm	1 metro

El Bluetooth HC-06 es un dispositivo en el que se encuentra en la clase 2 y se puede utilizar en modo de esclavo o maestro.

2.2.6 NI ELVIS II

El NI ELVIS II es una plataforma dedicada al estudio en la ingeniería, donde, los estudiantes puedan crear diversos diseños de circuitos electrónicos, sistemas de telecomunicaciones, entre otros, para que así el estudiante pueda aprovechar al máximo la plataforma. El NI ELVIS II tiene una estación de trabajo, donde se combina conjuntamente el hardware y software, para que el estudiante pueda implementar prototipos o experimentación en los laboratorios. Además, utiliza instrumentos basados en LabView y brinda funcionalidades muy útiles en el laboratorio [27].

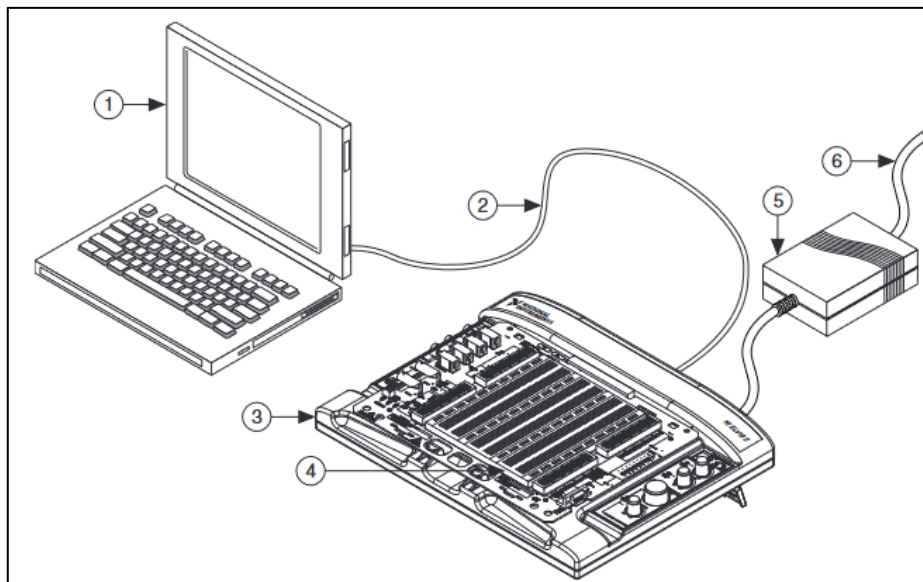


Figura 9. Sistema de Conexión del NI ELVIS II.

Fuente: La **Figura 9** fue tomada de [34].

Como se muestra en la **Figura 9**, es un sistema común de conexión del NI ELVIS II, donde:

1. Ordenador portátil.
2. Cable USB.
3. Estación del NI ELVIS II
4. Tarjeta de prototipo de NI ELVIS II.
5. Fuente AC/DC.
6. Toma de corriente.

3. CAPITULO III. METODOLOGÍA

3.1 TIPO DE INVESTIGACIÓN

En este proyecto se implementó de un analizador de respuesta en frecuencia aplicando el método SFRA para ser utilizado como instrumento de laboratorio en la asignatura de Circuitos II de la carrera de Telecomunicaciones de la UNACH. Para el desarrollo del trabajo de investigación se utilizó la investigación descriptiva y experimental. Se llevo a

cabo una recopilación de información acerca del análisis de respuesta en frecuencia para el circuito RLC, y se definieron como variables dependientes e independientes la ganancia y la frecuencia. Finalmente, los datos obtenidos por el sistema diseñado fueron evaluados y comparados con el NI ELVIS II.

3.2 DISEÑO DE LA INVESTIGACIÓN

Para el desarrollo del proyecto se llevó a cabo en cuatro fases como se muestra en la **Figura 10**.

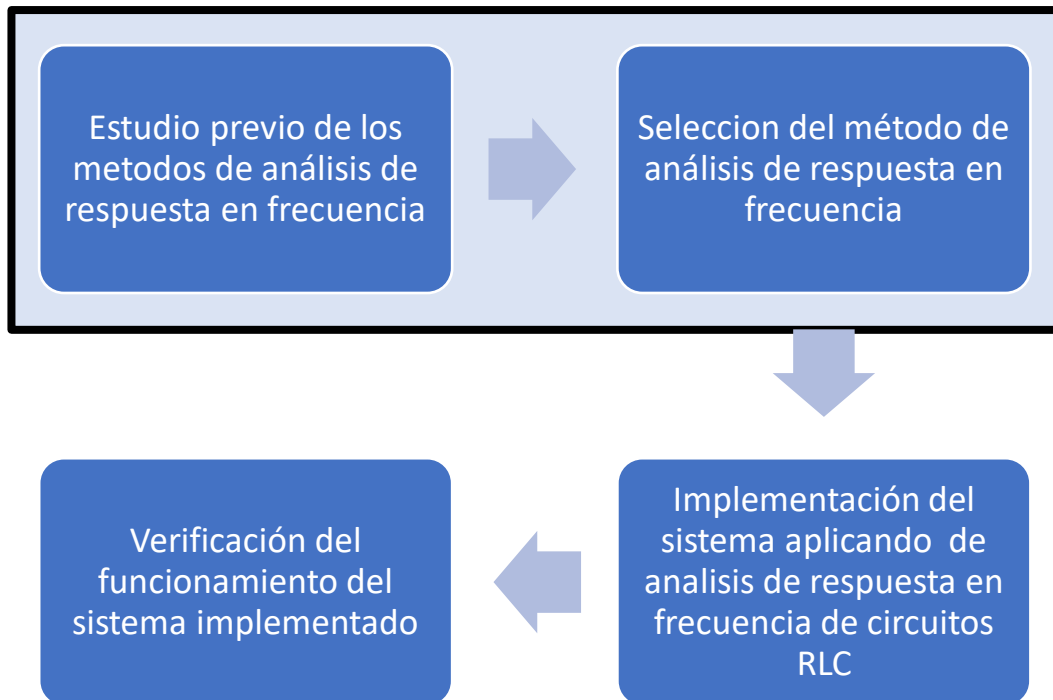


Figura 10. Diseño de la Investigación

En la primera fase se realizó el estudio previo de información acerca de los métodos de análisis de respuesta en frecuencia, para así aportar al desarrollo del trabajo de investigación. Después de culminar con el estudio se seleccionó el mejor método para el análisis de respuesta en frecuencia.

En la tercera fase se desarrolló el sistema, el cual, permite tener un barrido de frecuencia de 1 a 30 KHZ con saltos de 1 KHZ y observar la respuesta en frecuencia del circuito en una aplicación móvil. Se debe tener en cuenta que se debe realizar los cálculos previos que cumplan con el rango de frecuencias del sistema establecido. En la última fase, se verifica el funcionamiento del sistema con la comparación de los datos obtenidos con el instrumento comercial, NI ELVIS II.

3.3 MÉTODOS DE INVESTIGACIÓN

Para el trabajo de investigación se utilizó la investigación descriptiva y experimental. La investigación descriptiva permitió evaluar y comparar los datos obtenidos del analizador de frecuencia con respecto al instrumento NI ELVIS II. La investigación experimental permitió observar los cambios de la variable dependiente (ganancia) según la variable

independiente (frecuencia) de nuestro trabajo de investigación, de esta manera, se observó la causa y efecto entre dichas variables.

3.4 TÉCNICAS DE RECOLECCIÓN DE DATOS

3.4.1 FUENTES DE INFORMACIÓN

Para la elaboración del presente proyecto se realizó una investigación y recopilación de información asociada al tema del proyecto, esta búsqueda se realizó en diferentes plataformas como:

- IEEE Xplorer
- Google Académico
- Repositorio Digital

Con base en estas plataformas se realizó la búsqueda de información acerca del método de respuesta en frecuencia, desarrollo de una señal senoidal en una tarjeta STM32, entre otros temas correspondientes al proyecto para su debido desarrollo.

3.4.2 INSTRUMENTO DE RECOLECCIÓN DE DATOS

Para la recolección de datos se empleó el dispositivo diseñado en conjunto con el instrumentó comercial NI ELVIS II, además, se diseñaron y construyeron dos circuitos RLC con frecuencias de corte de 10 KHZ y 20 KHZ con el objetivó de estudiar la respuesta en frecuencia de estos circuitos. (ver **Anexo A**).

3.5 POBLACIÓN DE ESTUDIO Y TAMAÑO DE LA MUESTRA

3.5.1 POBLACIÓN

La población está compuesta por los datos de ganancia correspondientes al estudio de los dos circuitos RLC. El rango de frecuencia utilizado fue de 1 a 30 KHz, con saltos de 1 KHz, lo que dio lugar a la obtención de 30 valores generados por cada circuito, es decir, una población de 60, utilizando el dispositivo propuesto y el instrumentó NI ELVIS II. En la **Tabla 9** se detalla la distribución de la población.

Tabla 9. Distribución de Población.

Circuito	Datos de ganancia de dispositivo propuesto	Datos de ganancia de NI ELVIS	Número total de datos
1	30	30	60
2	30	30	60
Total	60	60	120

3.5.2 MUESTRA

En total se recopilaron 120 datos, que corresponde a los dos circuitos RLC. Se considera la variable principal cuantitativa, además, que la población es finita, ya que, se conoce el total de unidades que lo integran, por lo tanto, el cálculo de la muestra se da por la **Ecuación 3**.

$$n = \frac{NZ^2S^2}{d^2(N-1) + Z^2S^2}$$

Ecuación 3

Donde:

n= tamaño de la muestra.

Z= Nivel de confianza. Por lo general, los valores más comunes son: 99%, 95% y 90%. Para realizar el cálculo se toma el 95%, el cual, calculado en las tablas de área de la curva normal es de 1.96.

N= tamaño de la población.

S²= varianza de la población. Ya que, este parámetro es el cuadrado de la desviación estándar, se calcula la desviación estándar de los datos obtenidos de la población, dando, como resultado S=6.42.

d= nivel de precisión absoluta. Por lo general, los valores más comunes son: 0.1, 0.05 y 0.01. Se elige el valor de 0.05, ya que, se considera que el nivel de confianza es de 95%, por ende, el margen de error será 5%.

En base, a las variables explicadas anteriormente, se calcula el tamaño de la muestra.

$$n = \frac{(120) * (1.96)^2(6.42)^2}{(0.05)^2 (120 - 1) + (1.96)^2(6.42)^2}$$

$$n = 119,77 \approx 120$$

3.6 OPERACIONALIZACIÓN DE VARIABLES

La **Tabla 10** ofrece una descripción detallada de las variables dependientes e independientes empleadas en el trabajo de investigación.

Tabla 10. Operacionalización de variables para el Análisis de Respuesta en Frecuencia.

VARIABLE DEPENDIENTE (VD)	VARIABLE INDEPENDIENTE (VI)	CONCEPTO	UNIDADES	MÉTODO Y DISPOSITIVOS
Ganancia	Frecuencia	VD: es la respuesta de la relación entre la amplitud de la señal de entrada con respecto a la de salida. Esta variable se representa en unidades de dB. VI: es la señal senoidal que será inyectada	<ul style="list-style-type: none"> • Hz • dB 	<ul style="list-style-type: none"> • Método de barrido en frecuencia (SFRA) • Dispositivo propuesto • NI ELVIS

		en el circuito RLC. Esta variable se representa en unidades de Hz.		
--	--	--	--	--

3.7DESARROLLO

3.7.1 ESTUDIO Y SELECCIÓN DEL MÉTODO DEL BARRIDO DE FRECUENCIA

La **Tabla 11**, muestra la diferencia entre los métodos SFRA y IFRA. Considerando el rango de frecuencias y el ruido de la señal se determinó que el método SFRA es el más adecuado para ser implementado en este proyecto.

Tabla 11. Diferencia de los métodos SFRA y IFRA para un Análisis de Respuesta en Frecuencia.

MÉTODO	VENTAJAS	DESVENTAJAS
SFRA	<ul style="list-style-type: none"> • Es necesario un solo equipo. • Tiene una buena relación señal/ruido. • Tiene un amplio rango de barrido de frecuencia. • Fácil uso de repetibilidad. 	<ul style="list-style-type: none"> • Realiza solo una medición a la vez. • La respuesta en frecuencia toma más tiempo.
IFRA	<ul style="list-style-type: none"> • se puede almacenar varias respuestas de frecuencia. • Se puede tomar varias mediciones en simultaneo. 	<ul style="list-style-type: none"> • Se necesita un gran equipo para realizarlo. • El ruido es más notorio por su dificultad al filtrar. • La respuesta de frecuencia no es tan buena a bajas frecuencias.

3.7.2 DISEÑO E IMPLEMENTACIÓN DEL PROTOTIPÓ

En la **Figura 11**, se muestra el diagrama de bloques del Hardware del prototipo. Una señal sinusoidal es generada y pasa por el amplificador sumador no inversor, donde es amplificada de 0.9 V a 1.5 V de amplitud. Después, pasa por un acoplador de impedancia y así excitar el circuito RLC de prueba. Finalmente, la señal resultante pasa por otro acoplador de impedancia hacia el conversor analogía a digital.

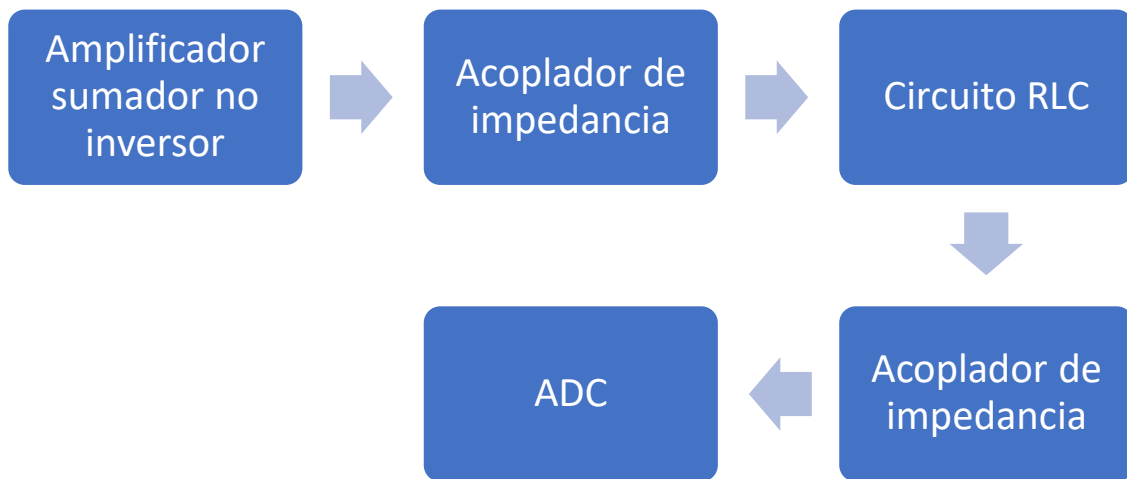


Figura 11. Diagrama de bloques de Hardware del prototipo.

3.7.2.1 DESARROLLO Y FUNCIONAMIENTO DEL DISPOSITIVO

El dispositivo se desarrolló en 4 etapas. En la primera etapa se desarrolló el barrido de frecuencias en la tarjeta STM32F411, la cual se conecta a la placa del circuito para el debido acondicionamiento de la señal. La segunda etapa corresponde a la placa del circuito donde la señal de barrido de frecuencia se conectó primero a un amplificador sumador no inversor, ya que la salida de audio de la tarjeta STM32F411 tiene limitaciones, obteniendo así una amplitud de 1.5 V. Después se conectó a un acoplador de impedancias para que la señal generada no tenga alguna alteración por la conexión del circuito RLC. De igual manera se colocó un acoplador de impedancias para recibir las respuestas del circuito al ADC de la tarjeta con el fin de prevenir una sobrecarga del pin y así evitar daños. En la tercera etapa se desarrolló el envío de datos hacia la aplicación del dispositivo móvil mediante el módulo Bluetooth HC-06 y la comunicación USART de la tarjeta. En la última etapa se desarrolló la aplicación móvil, la cual, recibe los datos enviados de la tarjeta STM32F411 y los procesa para obtener la respuesta en frecuencia en un Diagrama de Bode implementado en la aplicación.

3.7.2.2 CONFIGURACIÓN INICIAL DE LA TARJETA STM32F411

Configuración de controlador RCC de la tarjeta STM32f411

Se configuró la tarjeta STM32F411 para realizar los diferentes procesos que conlleva la salida y entrada de la tarjeta. La configuración se realiza en el programa STM32CubeIDE. En la **Figura 12**, se muestra la configuración del controlador RCC.

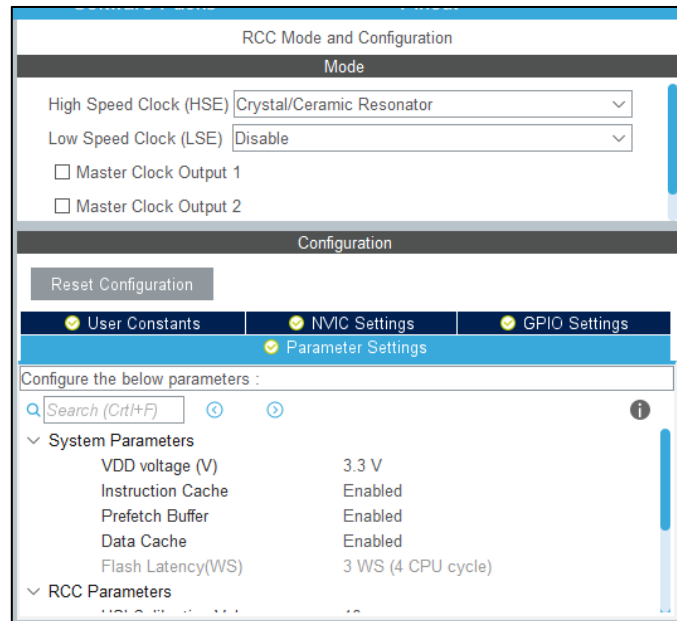


Figura 12. Configuración del RCC de la tarjeta STM32f411.

La tarjeta STM32f411 incorpora osciladores internos y externos que permite gestionar los relojes del sistema y de los periféricos. Se optó por el oscilador externo, ya que, es un oscilador exterior de alta velocidad (HSE) y preciso [35].

Configuración del ADC

En la **Figura 13**, se muestra la configuración del ADC, el cual, permite recibir el resultado del circuito.

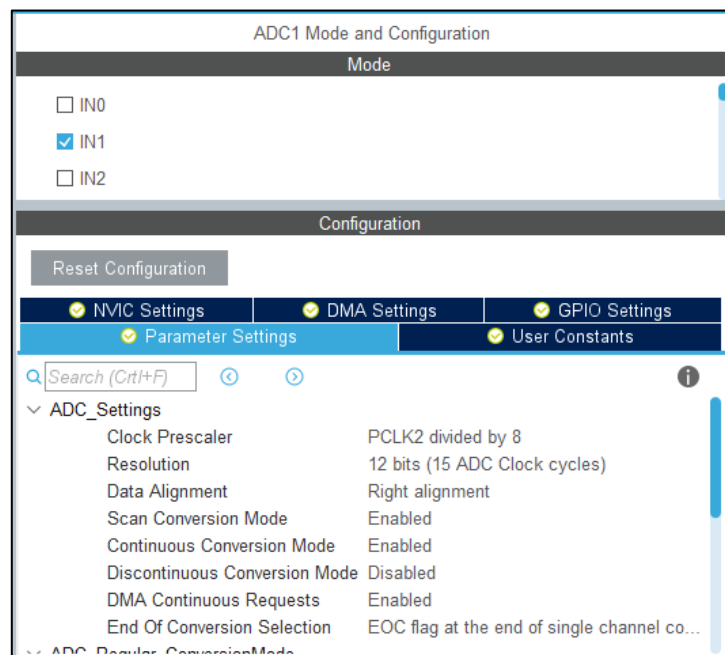


Figura 13. Configuración del ADC de la tarjeta STM32f411.

En el ADC se activa el IN1 que corresponde al pin PA1 de la tarjeta, además, se activa el modo de conversión continua para que el ADC pueda leer muestras de manera continua. La opción del DMA, se habilita para que los datos receptados por el ADC no pasen por

la CPU, y así, no se pierda tiempo en procesar los datos [36]. Para obtener el tiempo de conversión del ADC se realiza con la **Ecuación 4**.

$$T_{conv} = \left(\frac{Sampling\ time + Cycles}{ADC\ clock} \right) \quad \text{Ecuación 4}$$

El reloj principal es de 96 MHz y el prescaler es de 8, el reloj del ADC es de 12 MHz. El valor del ciclo es un valor constante de 12 y el tiempo de muestreo es de 122, por ende, el tiempo de conversión será de 11,16 us. De esta manera se asegura que el tiempo de conversión sea el adecuado para recibir la señal sinusoidal de entrada. La configuración del DMA se muestra en la **Figura 14**.

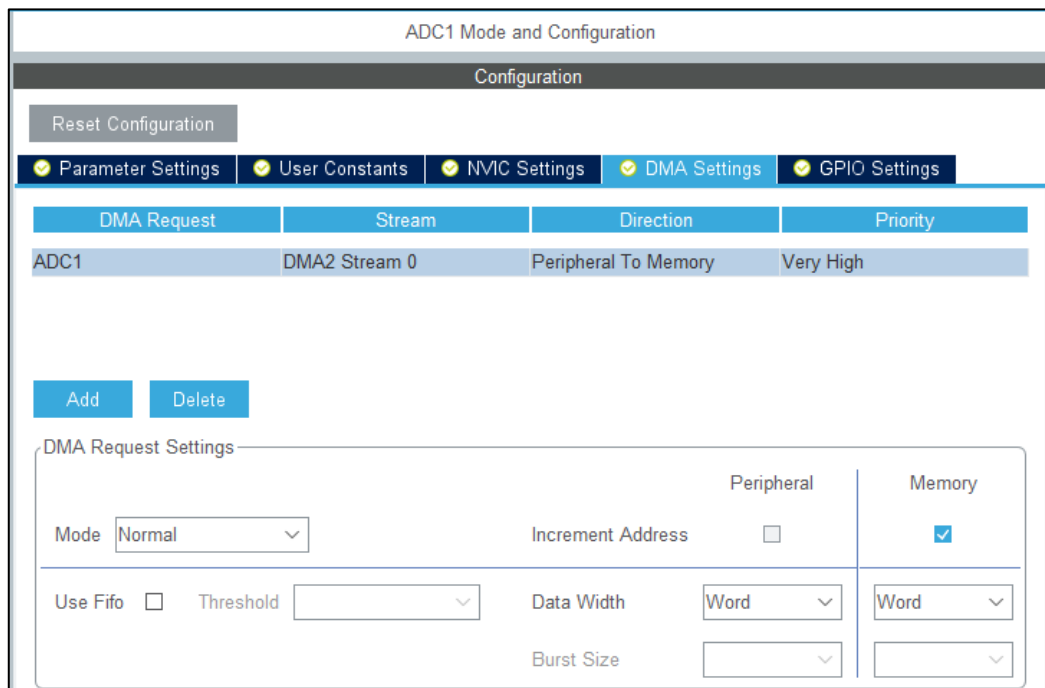


Figura 14. Configuración del DMA.

El ADC se utiliza en modo normal, es decir, se llenará el buffer una sola vez y se tomará todos los bits de cada valor ingresado. En la **Tabla 12**, se muestran las especificaciones del ADC.

Tabla 12. Especificaciones del ADC de la tarjeta STM32F411.

Descripción	Detalles
Resolución	6,8,10,12 bits
Canales	16
Configuración de lectura	Normal y continua
Almacenamiento	DMA
Velocidad	2.4 MSPS

Configuración del DAC(CS43L22)

Se utiliza la salida de audio de la tarjeta para emitir la señal sinusoidal, para ello, se debe de activar dos protocolos: I2C e I2S. El protocolo I2C permite controlar el DAC a través

de esta interfaz y el protocolo I2S permite el procesamiento de la señal digital a una señal analógica [35]. La configuración del I2S se muestra en la **Figura 15**.

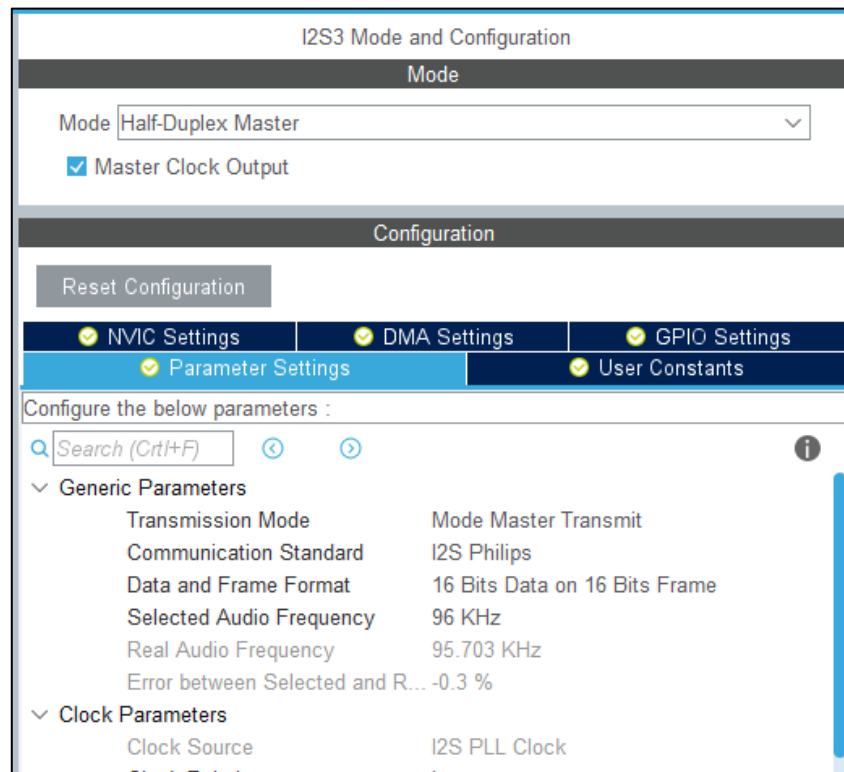


Figura 15. Configuración del protocolo I2S.

Para poder enviar la señal continuamente, se activó el DMA para este protocolo. La activación del DMA permite que la señal que estemos generando se envíe de manera continua, la señal se envía primero por un filtro, pasa bajo a la entrada analógica del DAC. La configuración del DMA se observa en la **Figura 16**.

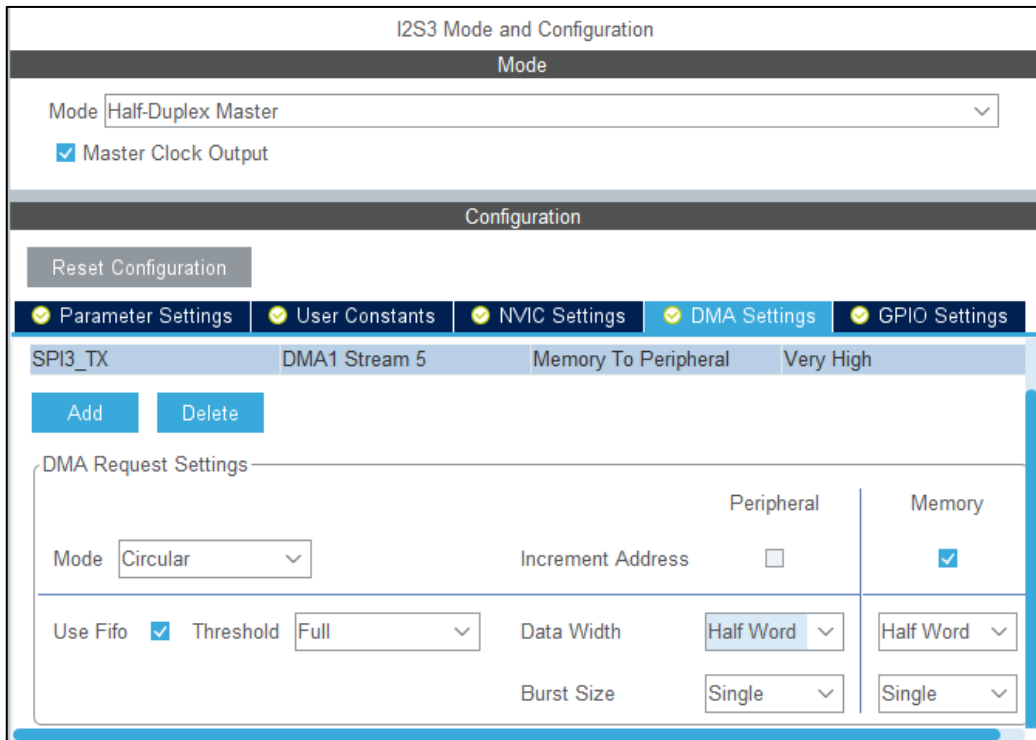


Figura 16. Configuración del protocolo I2S en DMA.

Configuración de comunicación USART

La tarjeta cuenta con tres transmisores receptores, tanto asíncronos y síncronos (USART1, USART2, USART6). Se utiliza el transmisor USART2 ya que cuenta comuna velocidad de hasta 6,25 bit/s. La configuración de la comunicación USART se muestra en la **Figura 17**.

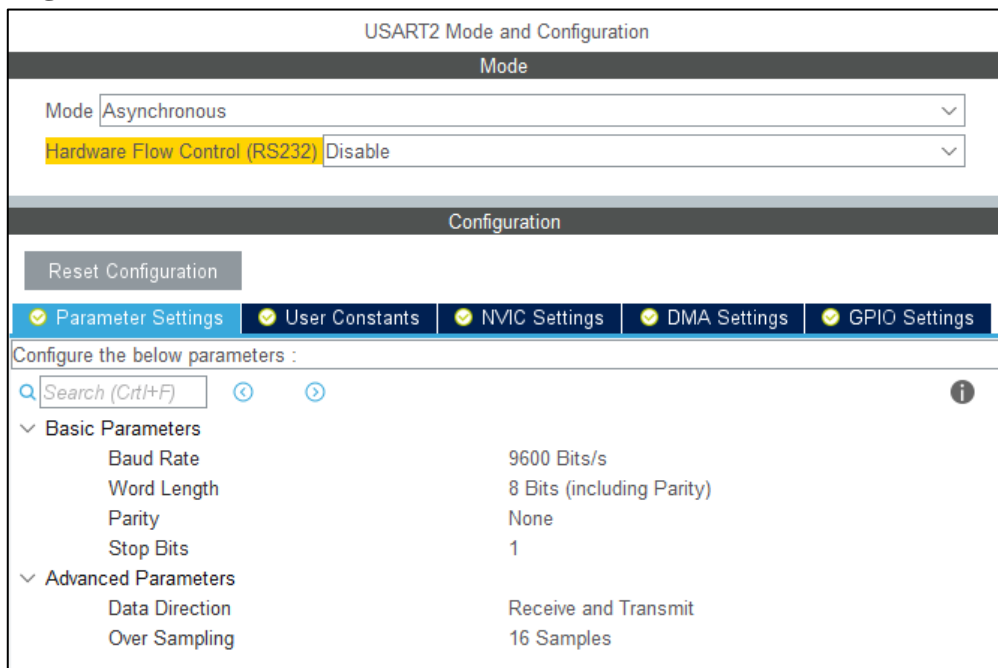


Figura 17. Configuración de comunicación USART2.

Configuración del Reloj

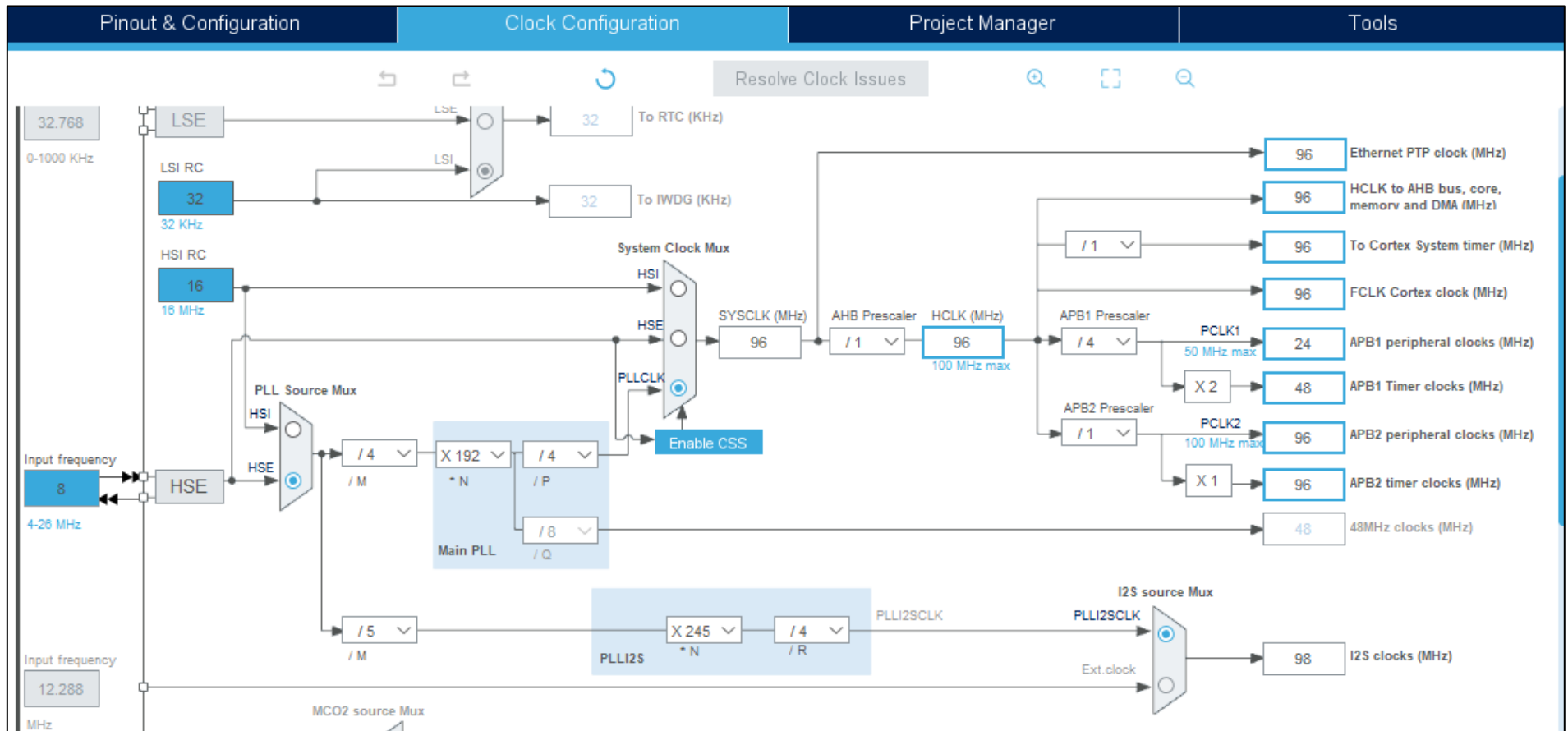


Figura 18. Configuración general del reloj de la Tarjeta STM32F411.

En la **Figura 18**, se muestra la configuración general del reloj de tarjeta STM32F411, donde, al seleccionar la configuración de reloj externo, se activa el High-speed external clock (HSE), la ventaja de activar el reloj externo de la tarjeta es su velocidad precisa al reloj principal. La frecuencia base del procesador es de 96 MHz que corresponde a la variable de HCLK. Esta frecuencia permite realiza la configuración respectiva para los periféricos del DMA, ADC, DAC, memorias y timers.

3.7.2.3 SISTEMA PARA EL BARRIDO DE FRECUENCIAS

Luego de realizar la configuración previa de la tarjeta STM32F411, se procedió a instalar las librerías del DAC(CS43L22) y CMSIS-DSP. La librería CMSIS cuenta con varias funciones trigonométricas capaz de ejecutar los cálculos en un menor tiempo, ya que, cuenta con una tabla de consulta para la generación de señales. En la **Ecuación 5**, se muestran los parámetros necesarios para generar la señal sinusoidal.

$$\text{Signal}[x] = A * [\text{arm_sin_f32}(2\pi f * t) + 1] \quad \text{Ecuación 5}$$

Donde:

A= amplitud de la señal senoidal.

Arm_sinf32() = función de la librería CMSIS-DSP.

f= frecuencia de la señal senoidal.

t=tiempo de la señal senoidal.

x=tamaño del buffer.

El proceso para el procesamiento de los datos de envío y recepción de datos son:

- Primeramente, se genera un bucle de 1000 a 30000 con saltos de 1000, estos valores corresponden a la frecuencia de la señal que se va a generar.
- Se genera la señal senoidal mediante la librería CMSIS.
- Se envía la señal por el Jack del Audio mediante el comando HAL_I2S_Transmit_DMA().
- Inicializa el ADC mediante el comando HAL_ADC_START_DMA().
- Se espera un segundo para que el ADC llene el buffer y después se obtiene el valor máximo de la señal receptada.
- El valor máximo es transmitido mediante el comando HAL_UART_Transmit().

Los datos generados de la señal senoidal son almacenados en un vector que corresponden a la señal de frecuencia que es enviada al Jack de Audio. La señal se envía mediante el DMA y espera medio segundo para que el ADC empiece a receptar los datos resultantes del circuito. Una vez que el buffer del ADC complete la recepción de los datos, se obtiene el valor máximo de la señal resultante, ya que, corresponde a la amplitud de la señal. Cabe recalcar, al enviar la amplitud de la señal los buffers de cada vector estarán completos, por lo tanto, al final de cada generación de señal se vacía el buffer del ADC y así se pueda receptar nuevos valores de la nueva señal. Además, el envío de la amplitud se envía mediante la comunicación UART. Este valor será receptado por la aplicación para su debido proceso en la obtención de ganancia.

Para la inicialización de la tarjeta, si en la aplicación no se envía el valor de 1, no iniciará el proceso de análisis. Cabe recalcar, que se convirtió la variable a char para que se pueda enviar en modo texto, debido a este cambio, si se envía el valor de 1 se receipta el número 49 que corresponde al código ASCII, de igual manera, si se envía el valor de 0 se receipta el número 48.

En la **Figura 19**, se observa el diagrama de flujo para el proceso de generación de barrido de frecuencia.

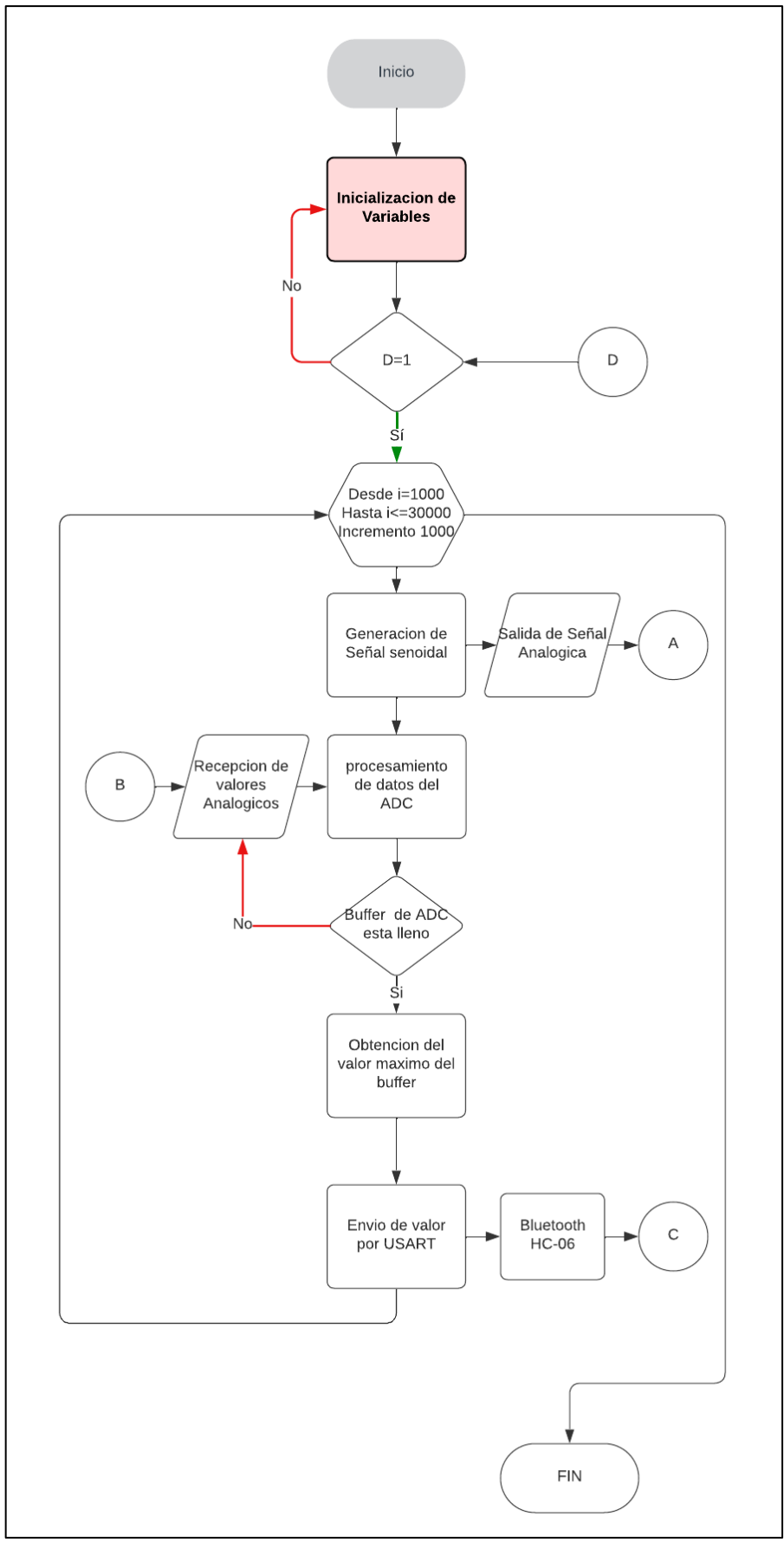


Figura 19. Diagrama de Flujo de la tarjeta STM32F411 para generar el barrido de Frecuencia.

En la **Figura 19**, se muestra el proceso por el cual se obtuvo el barrido de frecuencia en la tarjeta STM32F411. Primeramente, se inicializa las variables de la tarjeta, en esta inicialización se encuentran las variables del ADC, DMA, I2C1, I2S3, USART2 y del DAC. Después de inicializar las variables se espera un valor para inicializar con el proceso, esta variable es enviada a través de la aplicación Android. Cuando el valor receptado es 49, inicia con el proceso del barrido. El proceso del barrido se controla con un for, donde, empieza con un valor de 1000 hasta 30000 con saltos de 1000, este rango de valores corresponde a la frecuencia de la señal y será enviada al Jack del audio. En el bloque de salida de la señal se encuentra el DAC. Al trabajar con el DMA, se facilita en el proceso de envío y recepción de valores, ya que, después de enviar la señal, se recepta los datos obtenidos que corresponde a la respuesta de frecuencia del circuito RLC.

Una vez obtenidos los datos del ADC se espera hasta que el buffer este lleno, después, se obtiene el valor máximo del buffer que corresponde al valor de la amplitud de la señal de recepción. Cuando se obtiene el valor máximo se envía por la interfaz USART que corresponde al módulo de Bluetooth HC-06. Una vez enviado el valor, se repite el proceso hasta que cumpla la condición del ciclo for.

3.7.2.4 SISTEMA PARA ACONDICIONAMIENTO DE LA SEÑAL

Para el acondicionamiento de la señal se realizó en 3 etapas. En la primera etapa se conecta la salida del Jack de audio de la tarjeta STM32F411 a un amplificador sumador no inversor. De esta manera se obtiene un voltaje pico a pico de 3 V, al ser una señal senoidal se tendrá un voltaje pico de 1.5 V para garantizar una mejor resolución de la señal hacia el circuito RLC. La fórmula que se utilizó para encontrar el voltaje de salida se muestra en la **Ecuación 6**.

$$V_o = \frac{(R_x + R_f)(V_1R_2 + V_2R_1)}{R_x(R_1 + R_2)} \quad \text{Ecuación 6}$$

El amplificador que se utilizó es el LM741, ya que es un amplificador clásico y de bajo costo, además cuenta con diferentes características básicas necesarias para cumplir con el objetivo del circuito. En la **Figura 20**, se muestra el circuito empleado en el proyecto.

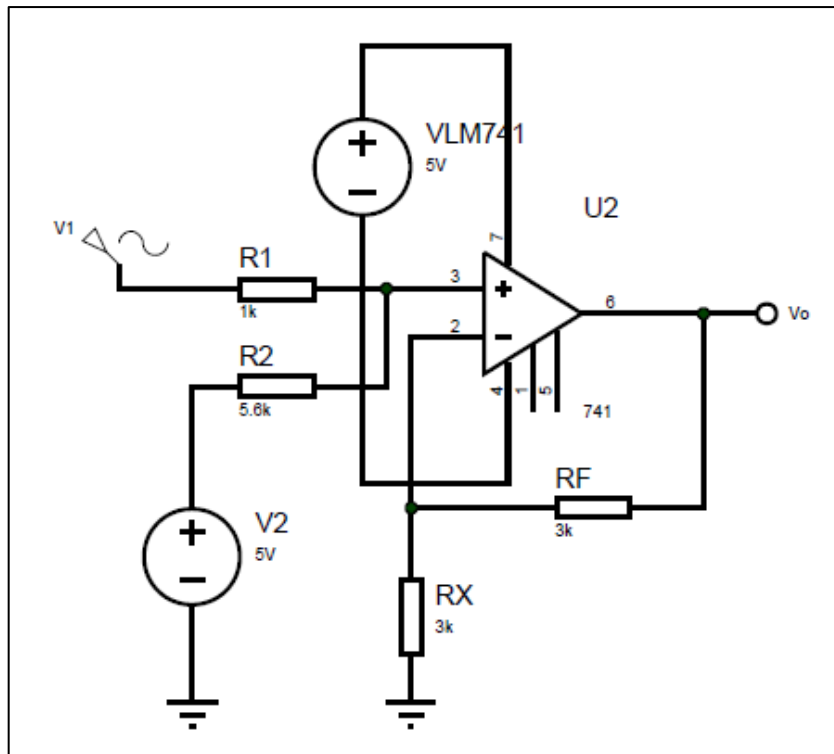


Figura 20. Esquema Circuitual de la etapa de Amplificación.

Una vez amplificada la señal, pasa a un acoplador de impedancia. El acoplador de impedancia permite asegurar la vida del pin ante una mala conexión, además, permite que la señal sinusoidal enviada no se altere al conectar el circuito RLC. Para el acoplador de impedancia se optó por una resistencia de 1 MHz, ya que, se considera un valor de impedancia alta. El esquema del acoplador de impedancia se muestra en la **Figura 21**.

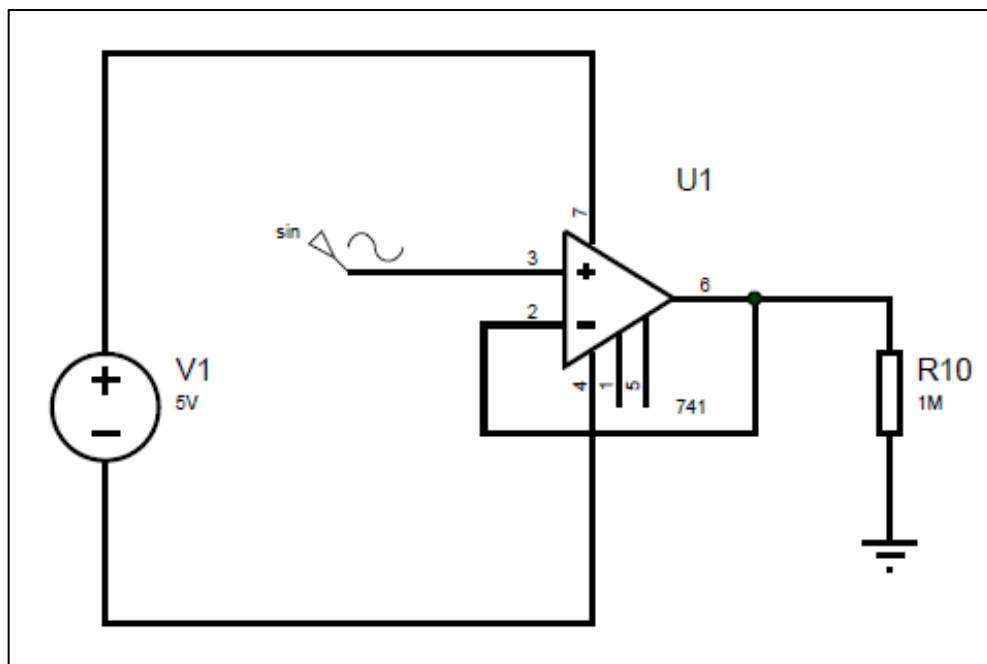


Figura 21. Esquema Circuitual de la etapa de Acoplamiento de Impedancia.

3.7.2.5 INTERFAZ DE VISUALIZACIÓN

Para visualizar los resultados se desarrolló una aplicación utilizando el lenguaje Kotlin y las librerías blueJhrLibrary, sweetalert y MPAndroidChart. La interfaz principal cuenta con una sección que muestra el Diagrama de Bode y la visualización de respuesta de frecuencia al seleccionar un punto en la curva del circuito, dos botones para la conexión bluetooth y para el inicio del proceso, dos indicadores para mostrar la frecuencia actual del barrido, **Figura 22**.

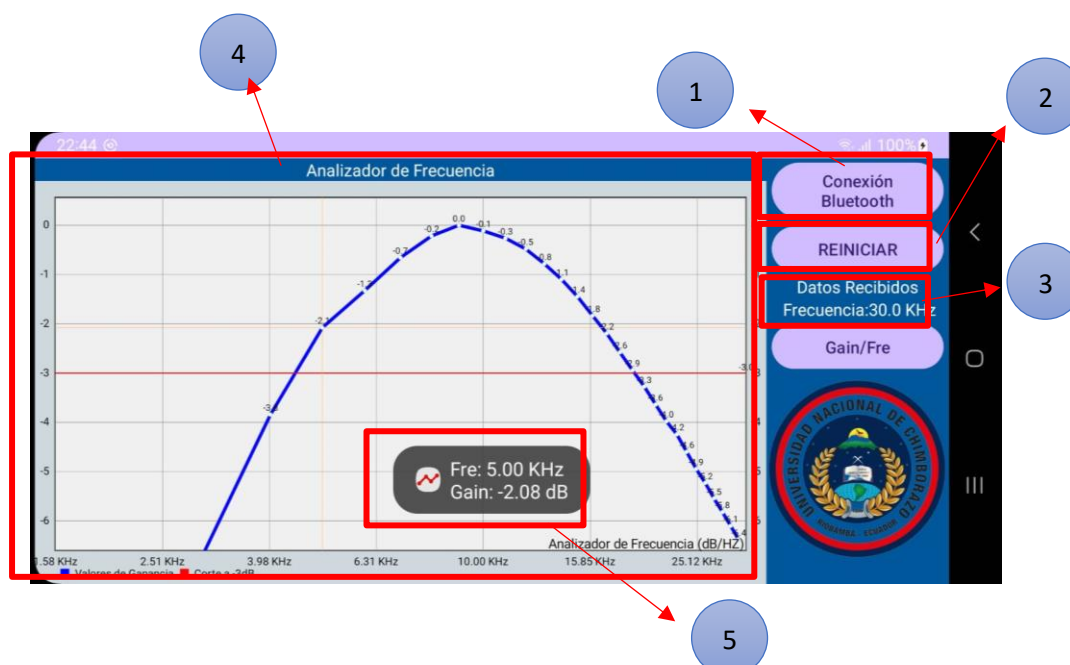


Figura 22. Interfaz principal de la aplicación.

1. Conexión bluetooth entre la aplicación y el dispositivo.
2. Iniciar con el proceso de barrido de frecuencia.
3. Frecuencia actual del barrido.
4. El Diagrama de Bode.
5. Indicador de frecuencia y ganancia del cursor.

3.7.2.6 SISTEMA DE COMUNICACIÓN DE LA APLICACIÓN

La comunicación entre el dispositivo y la aplicación móvil se lleva a cabo a través de bluetooth y el proceso se muestra en la **Figura 23**.

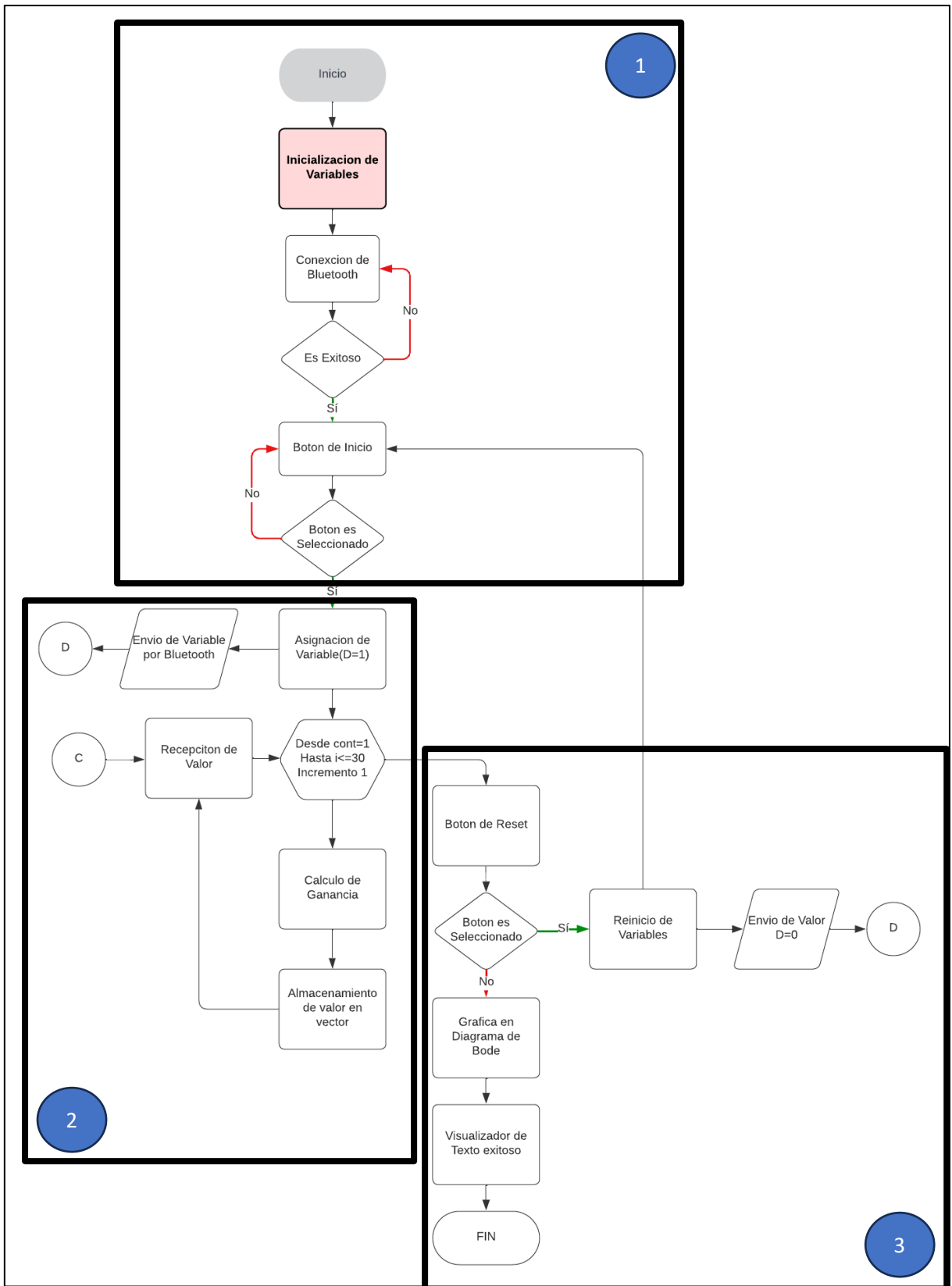


Figura 23. Diagrama de Flujo del Proceso de Comunicación de la Aplicación Móvil.

El proceso empieza con la conexión de bluetooth entre el dispositivo desarrollado y la aplicación móvil, luego inicia con el proceso de barrido de frecuencia, en el que se calcula el valor de la ganancia de los datos recibidos del dispositivo en base a la **Ecuación 7**.

$$G_{dB} = 20 * \log_{10}\left(\frac{A_{sal}}{A_{entr}}\right) \quad \text{Ecuación 7}$$

Donde:

G= es la ganancia expresada en dB.

Asal= amplitud de la señal resultante del circuito RLC.

Aentr= amplitud de la señal inicial.

Finalmente se obtiene la curva característica del circuito RLC en un diagrama de bode y se podrá reiniciar el proceso para nuevas graficas de respuesta en frecuencia.

3.7.3 DISEÑO DE LA PLACA

Para el diseño de la placa se utilizó la plataforma PCB Wizard. El PCB Wizard es un paquete útil y enfocado al diseño de placas de circuito impreso, facilitando el diseño en las dos caras. Esta plataforma permite realizar diferentes funciones como: dibujo esquemático, captura esquemática, colocación de componentes, enrutamiento automático, generación de listas de materiales, entre otras funciones [37]. En la **Figura 24**, se muestra la parte frontal de la placa, y en la **Figura 25**, se muestra el diseño de la parte posterior de la placa.

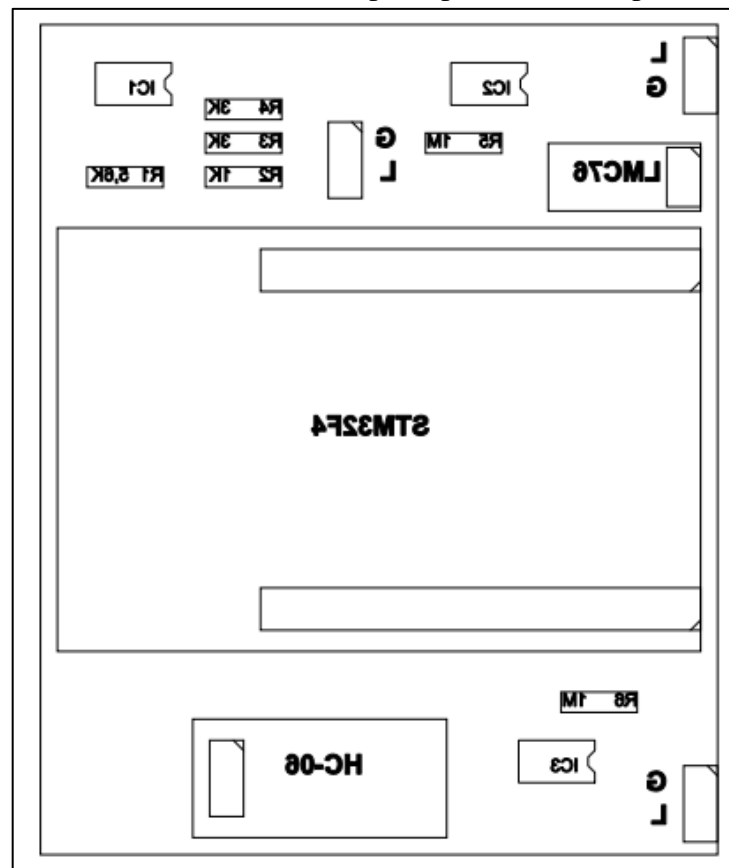


Figura 24. Diseño frontal de la placa.

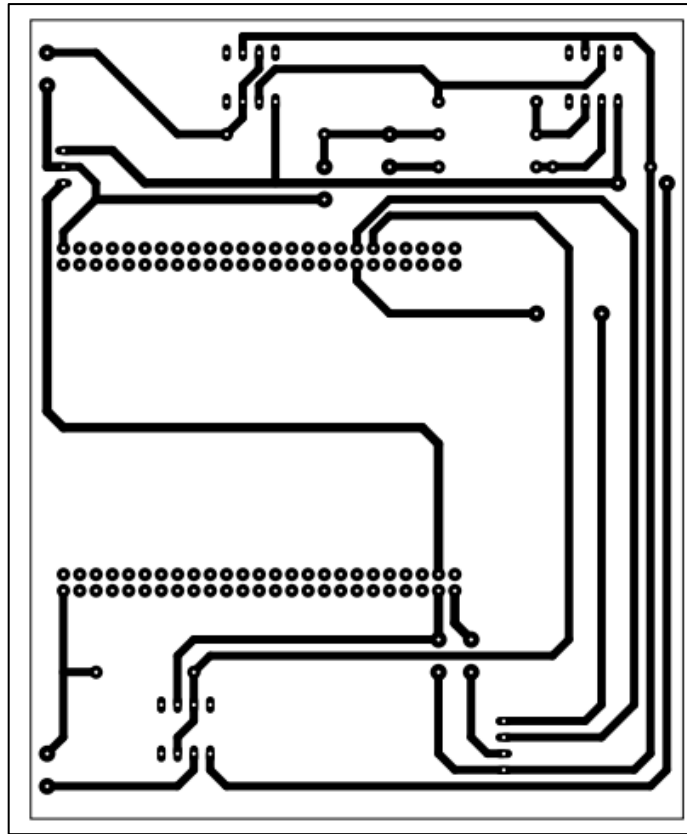


Figura 25. Diseño posterior de la placa.

3.7.4 DESARROLLO Y FUNCIONAMIENTO DEL NI ELVIS II

En este apartado se realizó el análisis de respuesta en frecuencia con el dispositivo NI ELVIS II. Al ser una plataforma dedicada a los laboratorios de ingeniería, los datos obtenidos del mismo tienen un porcentaje mayor de fiabilidad, además, el NI ELVIS II cuenta con diferentes instrumentos y aplicaciones que están asociadas a la plataforma. El instrumento que se utilizó es el Analizador de Bode, el cual, permite graficar la respuesta en frecuencia de un rango programado de frecuencia en un diagrama de bode. El instrumento seleccionado se muestra en la **Figura 26**.

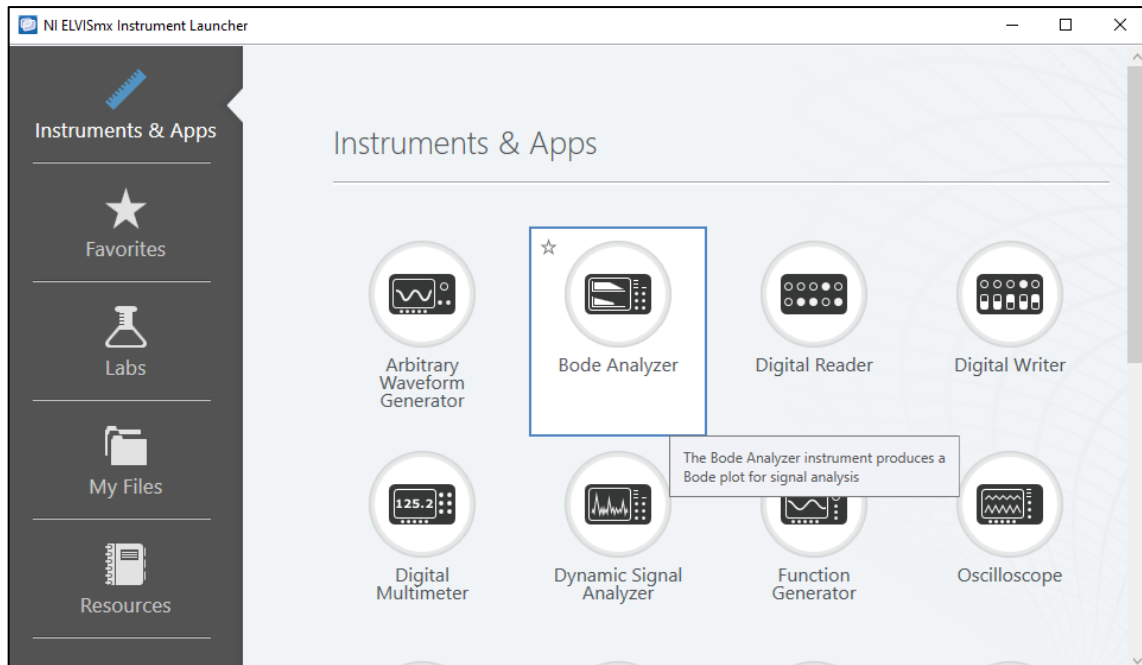


Figura 26. Interfaz Principal de la plataforma NI ELVIS II.

3.7.4.1 CONFIGURACIÓN DEL DIAGRAMA DE BODE EN NI ELVIS II

Primeramente, el analizador de bode utiliza el puerto FGEN el cual da como salida una forma de onda senoidal para el análisis del circuito RLC. Una vez ubicado el puerto FGEN se configura las entradas analógicas para medir la respuesta en frecuencia. Para esta configuración se eligió las entradas analógicas AI0 Y AI1. Además, se configura el rango de frecuencias que será generado por el NI ELVIS II, por ende, el rango de frecuencias será el mismo que se configuró con el dispositivo de 1 a 30 KHZ, además, de configurar la amplitud de la señal a 1.5 V.

Para la escala de la gráfica se selecciona una escala logarítmica al ser una característica principal del Diagrama de Bode. Finalmente, al conectar el NI ELVIS II al ordenador portátil por el puerto USB se reconocerá automáticamente el instrumentó. La configuración se muestra en la **Figura 27**.



Figura 27. Parámetros de configuración del Analizador de Bode.

4. CAPITULO IV. RESULTADOS Y DISCUSIÓN

Para verificar la funcionalidad del dispositivo desarrollado en este proyecto se estudió la respuesta en frecuencia de 2 circuitos RLC (ver **Anexo A**), como se muestra en la **Figura 28** y **Figura 29**, y los resultados obtenidos fueron comparados con el NI ELVIS II (ver **Anexo B**).

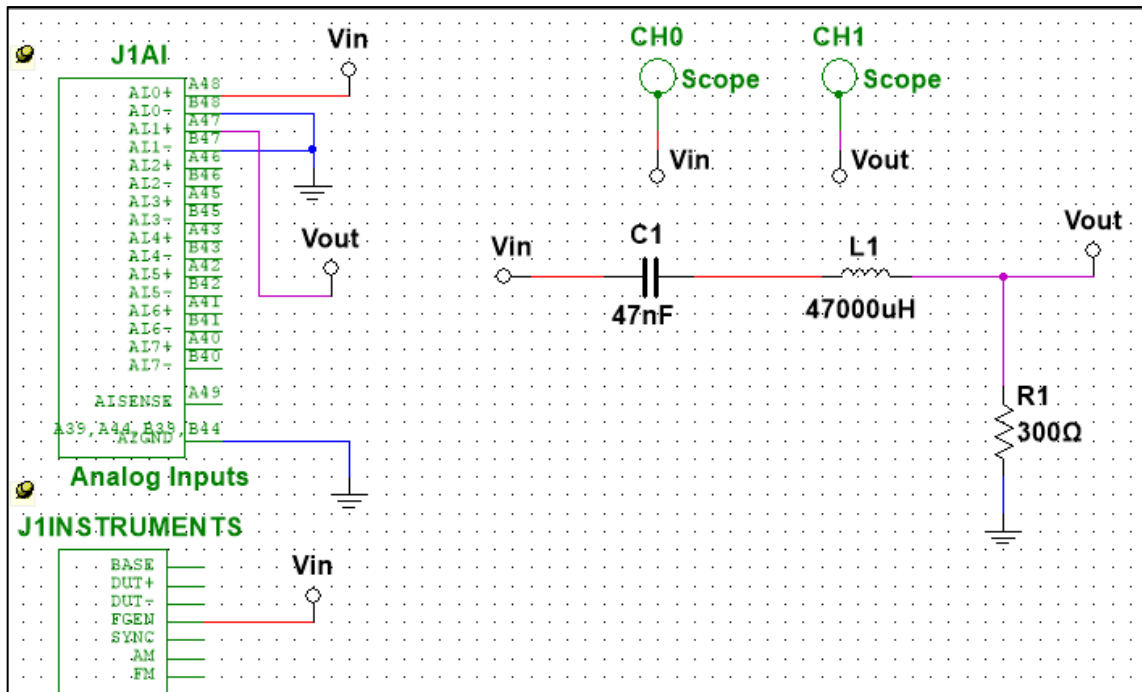


Figura 28. Esquemático de Conexión del Circuito 1 con NI ELVIS II.

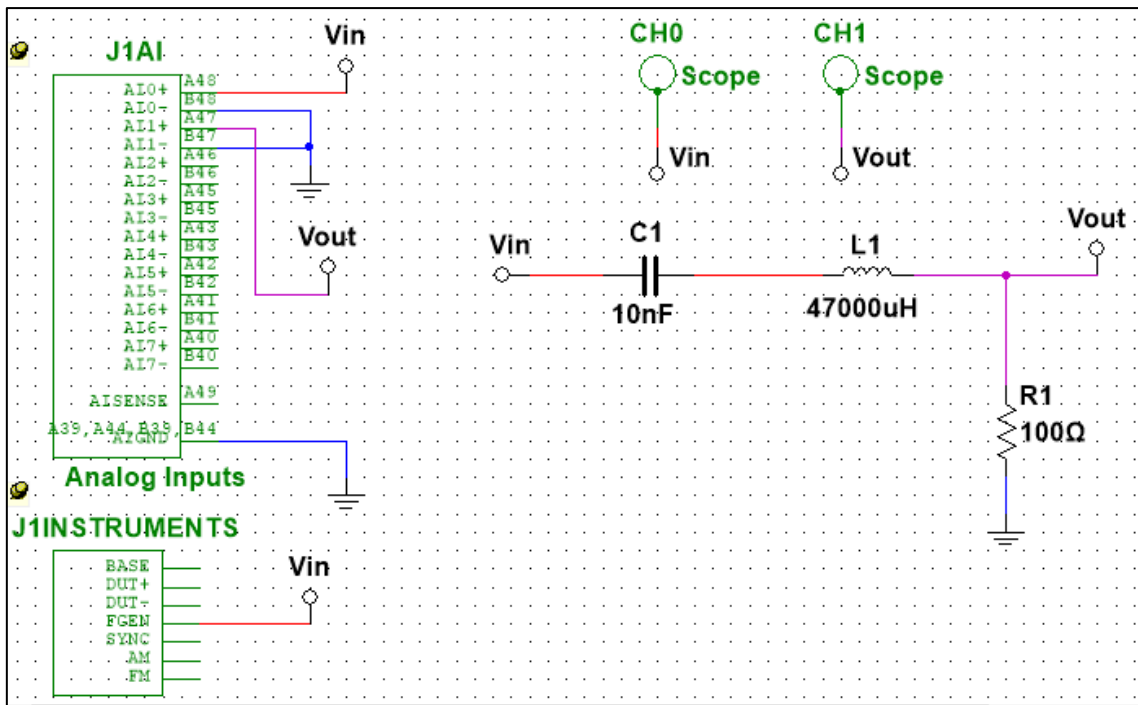


Figura 29. Esquemático de Conexión del Circuito 2 con NI ELVIS II.

Los valores reales de los circuitos y las frecuencias correspondientes se muestran en la **Tabla 13** y **Tabla 14**.

Tabla 13. Datos de los componentes comerciales de los circuitos RLC.

CIRCUITO	Valores calculados			Valores Comerciales		
	Resistencia (Ω)	Capacitor (nF)	Inductor (uH)	Resistencia (Ω)	Capacitor (nF)	Inductor (uH)
CIRCUITO 1	295,30	53,89	4700	300	47	4700
CIRCUITO 2	118,12	13,147	4700	100	10	4700

Tabla 14. Datos de las frecuencias comerciales de los circuitos RLC.

CIRCUITO	Valores calculados			Valores Comerciales		
	Frecuencia de Resonancia (KHZ)	Frecuencia Inferior (KHZ)	Frecuencia Superior (KHZ)	Frecuencia de Resonancia (KHZ)	Frecuencia Inferior (KHZ)	Frecuencia Superior (KHZ)
CIRCUITO 1	10	5	15	10,70	5,62	15,77
CIRCUITO 2	20	18	22	23,21	21,51	24,90

4.1 ANÁLISIS DE RESULTADOS

Las hipótesis planteadas en este proyecto son las siguientes:

- **Hipótesis Nula**

$$H_0: \mu_1 = \mu_2$$

- **Hipótesis Alternativa**

$$H_1: \mu_1 \neq \mu_2$$

Donde, μ_1 corresponde a la media del dispositivo y μ_2 a la media del NI ELVIS II.

4.1.1 CIRCUITO 1

Correlación de Pearson: Permite medir la relación entre dos variables, por ende, fue posible analizar si existe una similitud de ganancia entre los datos obtenidos de los dos dispositivos.

Tabla 15. Estadísticos Descriptivos de la correlación de Pearson del Circuito 1.

Estadísticos descriptivos			
	Media	Desv. estándar	N
DISPOSITIVO	-4,1577	3,63417	30
NI_ELVIS_II	-5,7117	3,47651	30

Tabla 16. Correlacion de Pearson del Dispositivo y el NI ELVIS II del Circuito 1.

Correlaciones			
		DISPOSITIVO	NI_ELVIS_II
		O	
DISPOSITIVO	Correlación de Pearson	1	0,999**
	Sig. (bilateral)		<,001
	N	30	30
NI_ELVIS_II	Correlación de Pearson	0,999**	1
	Sig. (bilateral)	<,001	
	N	30	30

** . La correlación es significativa en el nivel 0,01 (bilateral).

En la **Tabla 16**, se muestra el resultado de la correlación de Pearson de los datos de ganancia del dispositivo con respecto al NI ELVIS II. Obteniendo un valor de 0,999, por lo tanto, la correlación está cerca del máximo posible de 1, es decir, los datos obtenidos por el dispositivo tienen una similitud extremadamente fuerte.

Diagrama de Cajas: Permite representar gráficamente el análisis estadístico de varias características importantes en un conjunto de datos, donde, se podrá observar la dispersión de la variable de ganancia del dispositivo y el NI ELVIS II.

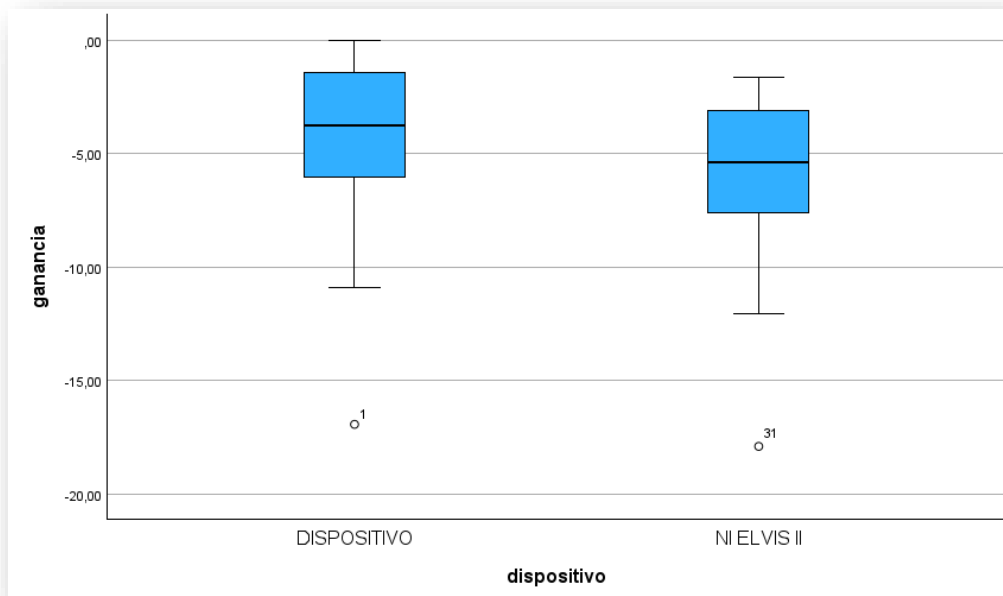


Figura 30. Diagrama de caja de Ganancia del Dispositivo y el NI ELVIS II del Circuito 1.

En la **Figura 30**, se muestra la dispersión de la variable ganancia del dispositivo y el NI ELVIS II, donde, la variable ganancia tiene un comportamiento similar, es decir, el funcionamiento del dispositivo tiene un comportamiento parecido al NI ELVIS II.

Regresión Lineal: Permite observar de manera gráfica la relación que existe entre las dos variables.

Tabla 17. Estimación de Parámetros de la Regresión Lineal del Circuito 1.

Resumen de modelo y estimaciones de parámetro							
Variable dependiente: DISPOSITIVO							
Ecuación	Resumen del modelo					Estimaciones de parámetro	
	R cuadrado	F	gl1	gl2	Sig.	Constante	b1
Lineal	,999	25080,622	1	28	<,001	1,810	1,045
La variable independiente es NI_ELVIS_II.							

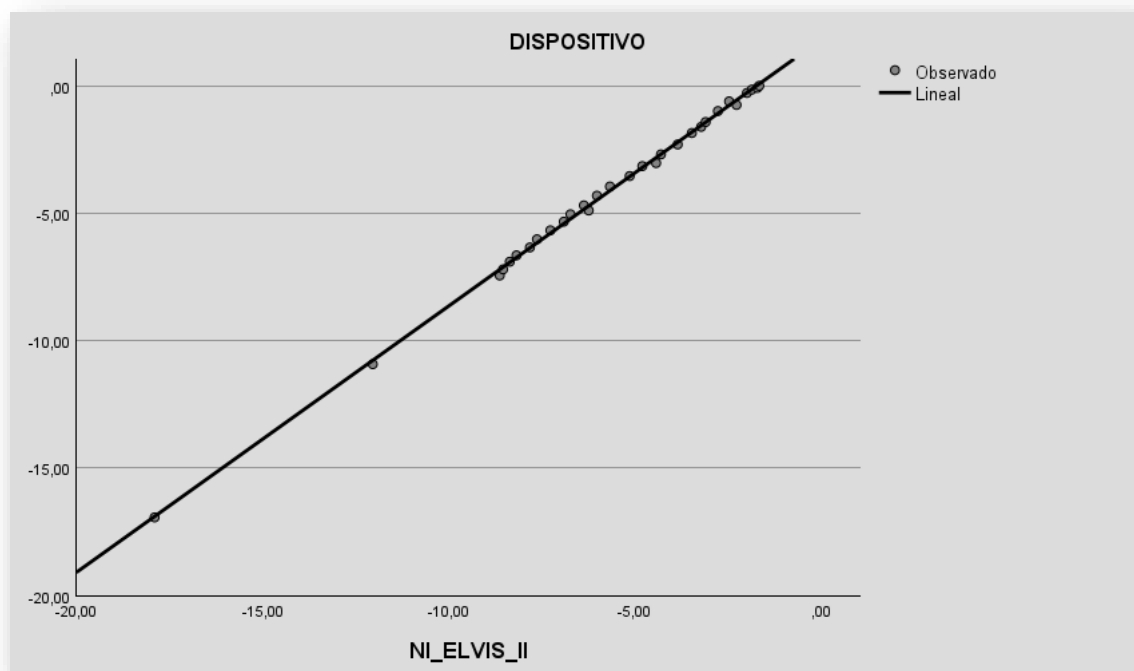


Figura 31. Regresión Lineal de los datos de Ganancia con el NI ELVIS II del Circuito 1.

En la **Figura 31**, se muestra la distancia de los puntos con respecto a la línea es la mínima posible, es decir, que existe una correlación alta entre la variable de ganancia del dispositivo y el NI ELVIS II.

Descriptivos: Permite observar la media, varianza, entre otros, del Dispositivo y el NI ELVIS II con respecto al Circuito 1.

Tabla 18. Resumen de Procesamiento de Casos del Dispositivo y el NI ELVIS II del Circuito 1.

Resumen de procesamiento de casos							
	dispositivo	Casos					
		Válido		Perdidos		Total	
		N	Porcentaje	N	Porcentaje	N	Porcentaje
ganancia	DISPOSITIVO	30	100,0%	0	0,0%	30	100,0%
	NI ELVIS II	30	100,0%	0	0,0%	30	100,0%

Tabla 19. Análisis Descriptivo de la Ganancia del Dispositivo y el NI ELVIS II del Circuito 1.

Descriptivos					
	dispositivo		Estadístico	Error estándar	
ganancia	DISPOSITIVO	Media		-4,1577	,66351
		95% de intervalo de confianza para la media	Límite inferior	-5,5147	
			Límite superior	-2,8006	
		Media recortada al 5%		-3,7889	
		Mediana		-3,7450	
		Varianza		13,207	
		Desv. estándar		3,63417	
		Mínimo		-16,93	
		Máximo		,00	
		Rango		16,93	
		Rango intercuartil		4,79	
		Asimetría		-1,598	,427
		Curtosis		4,115	,833
	NI ELVIS II	Media		-5,7117	,63472
		95% de intervalo de confianza para la media	Límite inferior	-7,0098	
			Límite superior	-4,4135	
		Media recortada al 5%		-5,3672	
		Mediana		-5,4050	
		Varianza		12,086	
		Desv. estándar		3,47651	
		Mínimo		-17,90	
		Máximo		-1,66	
		Rango		16,24	
Rango intercuartil		4,66			
Asimetría		-1,558	,427		
Curtosis		4,019	,833		

En la **Tabla 19**, se muestra la media del Dispositivo y el NI ELVIS II, donde, visualmente, no son parecidas. Esto se debe a que los valores de ganancia del Dispositivo son normalizados. Para comprobar estadísticamente si las medias son iguales se realizó un análisis de Prueba de Muestras Independientes.

Prueba de Muestras Independientes (Prueba t-Student): permite comparar estadísticamente si las medias del Dispositivo y el NI ELVIS II son iguales.

Tabla 20. Estadísticas de Grupo del Dispositivo y el NI ELVIS II del Circuito 1.

Estadísticas de grupo

	dispositivo	N	Media	Desv. estándar	Media de error estándar
ganancia	DISPOSITIVO	30	-4,1577	3,63417	,66351
	NI ELVIS II	30	-5,7117	3,47651	,63472

Tabla 21. Prueba de Muestras Independientes de los valores de Ganancia del Circuito 1.

		Prueba de Levene de igualdad de varianzas		prueba t para la igualdad de medias			
		F	Sig.	t	gl	Significación	
						P de un factor	P de dos factores
ganancia	Se asumen varianzas iguales	0,025	0,874	1,692	58	,048	,096
	No se asumen varianzas iguales			1,692	57,886	,048	,096

En la **Tabla 21**, se muestra el p-valor del análisis estadístico de la comparación de las medias del dispositivo y el NI ELVIS II. El p-valor da como resultado 0,874, por lo tanto, al ser mayor a 0,05 se acepta la hipótesis nula, es decir que las medias de la ganancia del dispositivo y el NI ELVIS son estadísticamente iguales.

4.1.2 CIRCUITO 2

Correlación de Pearson: Permite medir la relación entre dos variables, por ende, fue posible analizar si existe una similitud de ganancia entre los datos obtenidos de los dos dispositivos.

Tabla 22. Estadísticos Descriptivos de la correlación de Pearson del Circuito 2.

Estadísticos descriptivos			
	Media	Desv. estándar	N
DISPOSITIVO	-9,7070	8,59272	30
NI_ELVIS_II	-17,4453	9,99670	30

Tabla 23. Correlación de Pearson del Dispositivo y el NI ELVIS II del Circuito 2.

Correlaciones

		DISPOSITIVO	NI_ELVIS_I
		O	I
DISPOSITIVO	Correlación de Pearson	1	0,998**
	Sig. (bilateral)		<,001
	N	30	30
NI_ELVIS_II	Correlación de Pearson	0,998**	1
	Sig. (bilateral)	<,001	
	N	30	30

** . La correlación es significativa en el nivel 0,01 (bilateral).

En la **Tabla 23**, se muestra el resultado de la correlación de Pearson de los datos de ganancia del dispositivo con respecto al NI ELVIS II. Obteniendo un valor de 0,998, por lo tanto, la correlación está cerca del máximo posible de 1, es decir, los datos obtenidos por el dispositivo tienen una similitud extremadamente fuerte.

Diagrama de Cajas: Permite representar gráficamente el análisis estadístico de varias características importantes en un conjunto de datos, donde, se podrá observar la dispersión de la variable de ganancia del dispositivo y el NI ELVIS II.

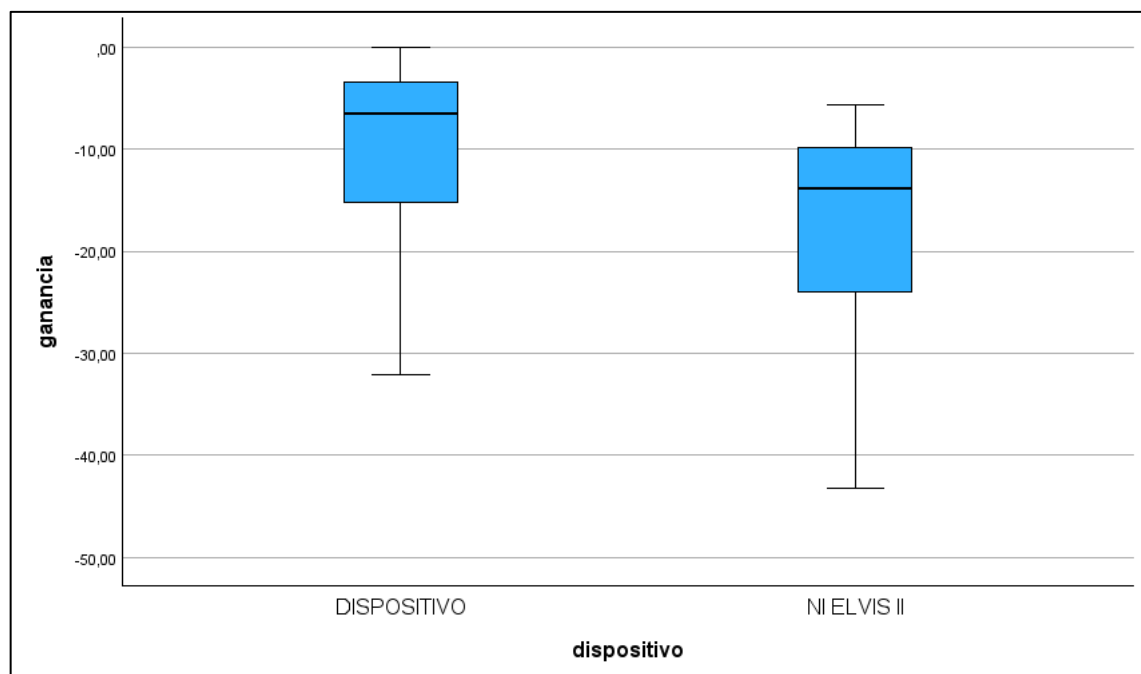


Figura 32. Diagrama de caja de Ganancia del Dispositivo y el NI ELVIS II del Circuito 2.

En la **Figura 32**, se muestra la dispersión de la variable ganancia del dispositivo y el NI ELVIS II, donde, la variable ganancia tiene un comportamiento similar, es decir, el funcionamiento del dispositivo tiene un comportamiento parecido al NI ELVIS II.

Regresión Lineal: Permite observar de manera gráfica la relación que existe entre las dos variables.

Tabla 24. Estimación de Parámetros de la Regresión Lineal del Circuito 2.

Resumen de modelo y estimaciones de parámetro

Variable dependiente: DISPOSITIVO							
Ecuación	Resumen del modelo					Estimaciones de parámetro	
	R cuadrado	F	gl1	gl2	Sig.	Constante	b1
Lineal	,997	8554,805	1	28	<,001	5,264	,858

La variable independiente es NI_ELVIS_II.

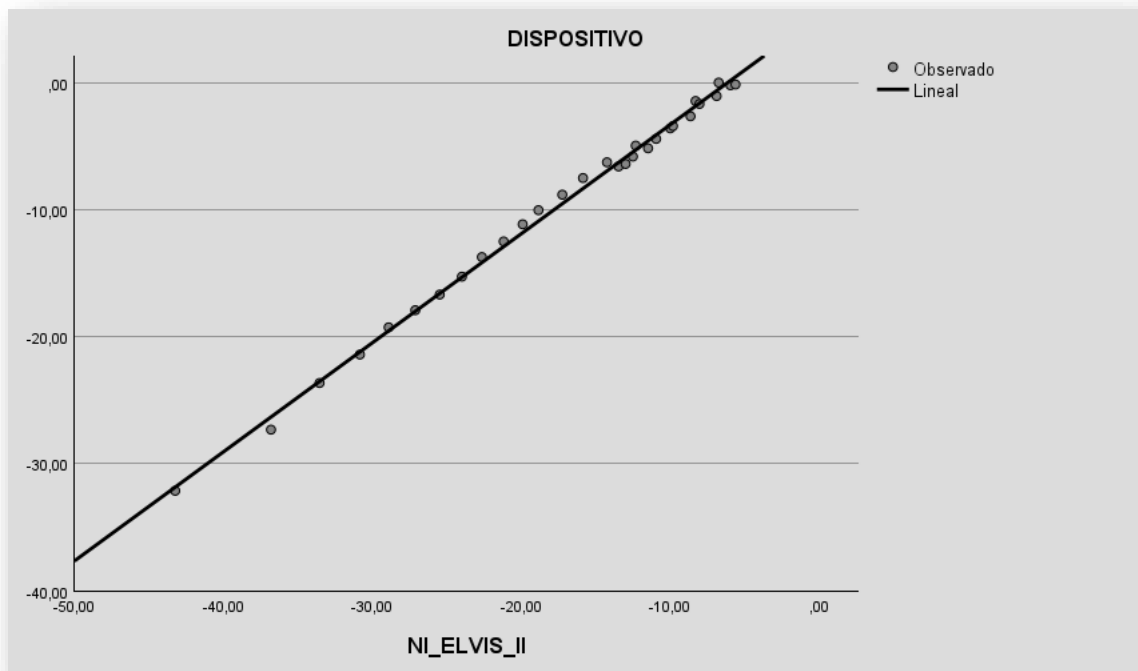


Figura 33. Regresión Lineal de los datos de Ganancia con el NI ELVIS II del Circuito 2.

En la **Figura 33**, se muestra la distancia de los puntos con respecto a la línea es la mínima posible, es decir, que existe una correlación alta entre la variable de ganancia del dispositivo y el NI ELVIS II.

Descriptivos: Permite observar la media, varianza, entre otros, del Dispositivo y el NI ELVIS II con respecto al Circuito 2.

Tabla 25. Resumen de Procesamiento de Casos del Dispositivo y el NI ELVIS II del Circuito 2.

Resumen de procesamiento de casos							
	dispositivo	Casos					
		Válido		Perdidos		Total	
		N	Porcentaje	N	Porcentaje	N	Porcentaje
ganancia	DISPOSITIVO	30	100,0%	0	0,0%	30	100,0%
	NI ELVIS II	30	100,0%	0	0,0%	30	100,0%

Tabla 26. Análisis Descriptivo de la Ganancia del Dispositivo y el NI ELVIS II del Circuito 2.

Descriptivos

	dispositivo		Estadístico	Error estándar	
ganancia	DISPOSITIVO	Media	-9,7070	1,56881	
		95% de intervalo de confianza para la media	Límite inferior	-12,9156	
			Límite superior	-6,4984	
		Media recortada al 5%		-9,0874	
		Mediana		-6,5000	
		Varianza		73,835	
		Desv. estándar		8,59272	
		Mínimo		-32,12	
		Máximo		,00	
		Rango		32,12	
		Rango intercuartil		12,40	
		Asimetría		-1,009	,427
		Curtosis		,310	,833
	NI ELVIS II	Media	-17,4453	1,82514	
		95% de intervalo de confianza para la media	Límite inferior	-21,1782	
			Límite superior	-13,7125	
		Media recortada al 5%		-16,7831	
		Mediana		-13,8500	
		Varianza		99,934	
		Desv. estándar		9,99670	
		Mínimo		-43,23	
		Máximo		-5,61	
		Rango		37,62	
Rango intercuartil		14,84			
Asimetría		-,914	,427		
Curtosis		,102	,833		

En la **Tabla 26**, se muestra la media del Dispositivo y el NI ELVIS II, donde, visualmente, no son parecidas. Esto se debe a que los valores de ganancia del Dispositivo son normalizados. Para comprobar estadísticamente si las medias son iguales se realizó un análisis de Prueba de Muestras Independientes.

Prueba de Muestras Independientes (Prueba t-Student): permite comparar estadísticamente si las medias del Dispositivo y el NI ELVIS II son iguales.

Tabla 27. Estadísticas de Grupo del Dispositivo y el NI ELVIS II del Circuito 2.

Estadísticas de grupo					
	dispositivo	N	Media	Desv. estándar	Media de error estándar
ganancia	DISPOSITIVO	30	-9,7070	8,59272	1,56881
	NI ELVIS II	30	-17,4453	9,99670	1,82514

Tabla 28. Prueba de Muestras Independientes de los valores de Ganancia del Circuito 2.

		Prueba de Levene de igualdad de varianzas		prueba t para la igualdad de medias			
		F	Sig.	t	gl	Significación	
						P de un factor	P de dos factores
ganancia	Se asumen varianzas iguales	0,851	0,360	3,215	58	,001	,002
	No se asumen varianzas iguales			3,215	56,720	,001	,002

En la **Tabla 28**, se muestra el p-valor del análisis estadístico de la comparación de las medias del dispositivo y el NI ELVIS II. El p-valor da como resultado 0,360, por lo tanto, al ser mayor a 0,05 se acepta la hipótesis nula, es decir que las medias de la ganancia del dispositivo y el NI ELVIS son estadísticamente iguales.

5. CAPITULO V. CONCLUSIONES Y RECOMENDACIONES

5.1 CONCLUSIONES

- El método de análisis de respuesta en frecuencia fue esencial para comprender y caracterizar el comportamiento del circuito RLC dentro de un rango de frecuencias establecidas. También, conocer el método adecuado para el análisis de respuesta en frecuencia permite tener una mayor eficiencia y precisión en los datos.
- El modelado de la gráfica del analizador de frecuencia representa una herramienta útil para comprender el comportamiento del Circuito RLC en distintas condiciones de frecuencia. Además, al representar el resultado gráficamente permite tener una perspectiva más detallada del circuito, por ende, es esencial para el estudiante este conocimiento para que pueda aplicar esta herramienta en el ámbito de la electrónica.
- Dado los resultados del análisis estadístico se ha determinado que el dispositivo es fiable para el análisis de frecuencia del circuito RLC, debido, a que las medias no tienen una variación significativa con el dispositivo NI ELVIS II que es utilizado principalmente para estos estudios confirmando la calidad y confiabilidad del dispositivo.

- El dispositivo desarrollado en este proyecto puede ser utilizado como herramienta de estudio para el objetivo general.

5.2 RECOMENDACIONES

- Verificar q los componentes utilizados en los circuitos a analizar no presenten defectos ya que, puede afectar a los resultados de respuesta en frecuencia.
- Considerar trabajar con capacitores cerámicos, debido a que, los capacitores electrolíticos afectan la señal de entrada, dando como resultado una caracterización del circuito errónea.
- Realizar el análisis de frecuencia más de una vez y comprobar la conexión del circuito RLC con el dispositivo, ya que, puede existir una mala conexión que pueda modificar el resultado.

6. BIBLIOGRAFÍA

- [1] “Frequency Response (Bode plot) Measurement | Keysight.” Accessed: Jun. 18, 2023. [Online]. Available: <https://www.keysight.com/us/en/cmp/use-case/frequency-response--bode-plot--measurement.html>
- [2] “El Proyecto de Investigación. Introducción a la Metodología Científica. 5ta ... - Fidas G. Arias - Google Libros.” Accessed: Jun. 18, 2023. [Online]. Available: https://books.google.co.ve/books?id=y_743ktfK2sC&printsec=frontcover&source=gbs_ge_summary_r&cad=0#v=onepage&q&f=false
- [3] V. A. Loja Chimbo and J. F. Molina Merchán, “Diseño e implementación de un analizador de respuesta en frecuencia para un transformador de distribución a escala,” 2017, Accessed: Jun. 18, 2023. [Online]. Available: <http://dspace.ups.edu.ec/handle/123456789/14857>
- [4] “Repositorio de Tesis DGBSDI: Prototipo didáctico de un analizador de respuesta en frecuencia en sistemas eléctricos.” Accessed: Jun. 18, 2023. [Online]. Available: https://ru.dgb.unam.mx/handle/DGB_UNAM/TES01000789900
- [5] E. Guzmán Y Valle *et al.*, “UNIVERSIDAD NACIONAL DE EDUCACIÓN EL osciloscopio y el analizador de espectro,” 2019.
- [6] R. Khalili Senobari, J. Sadeh, and H. Borsi, “Frequency response analysis (FRA) of transformers as a tool for fault detection and location: A review,” *Electric Power Systems Research*, vol. 155, pp. 172–183, Feb. 2018, doi: 10.1016/J.EPSR.2017.10.014.
- [7] V. H. Tibanlombo Timbila, “Estudio de la respuesta en frecuencia mediante pruebas de impulso para la evaluación del estado del aislamiento en transformadores.” Accessed: Aug. 15, 2023. [Online]. Available: <https://bibdigital.epn.edu.ec/handle/15000/19719>

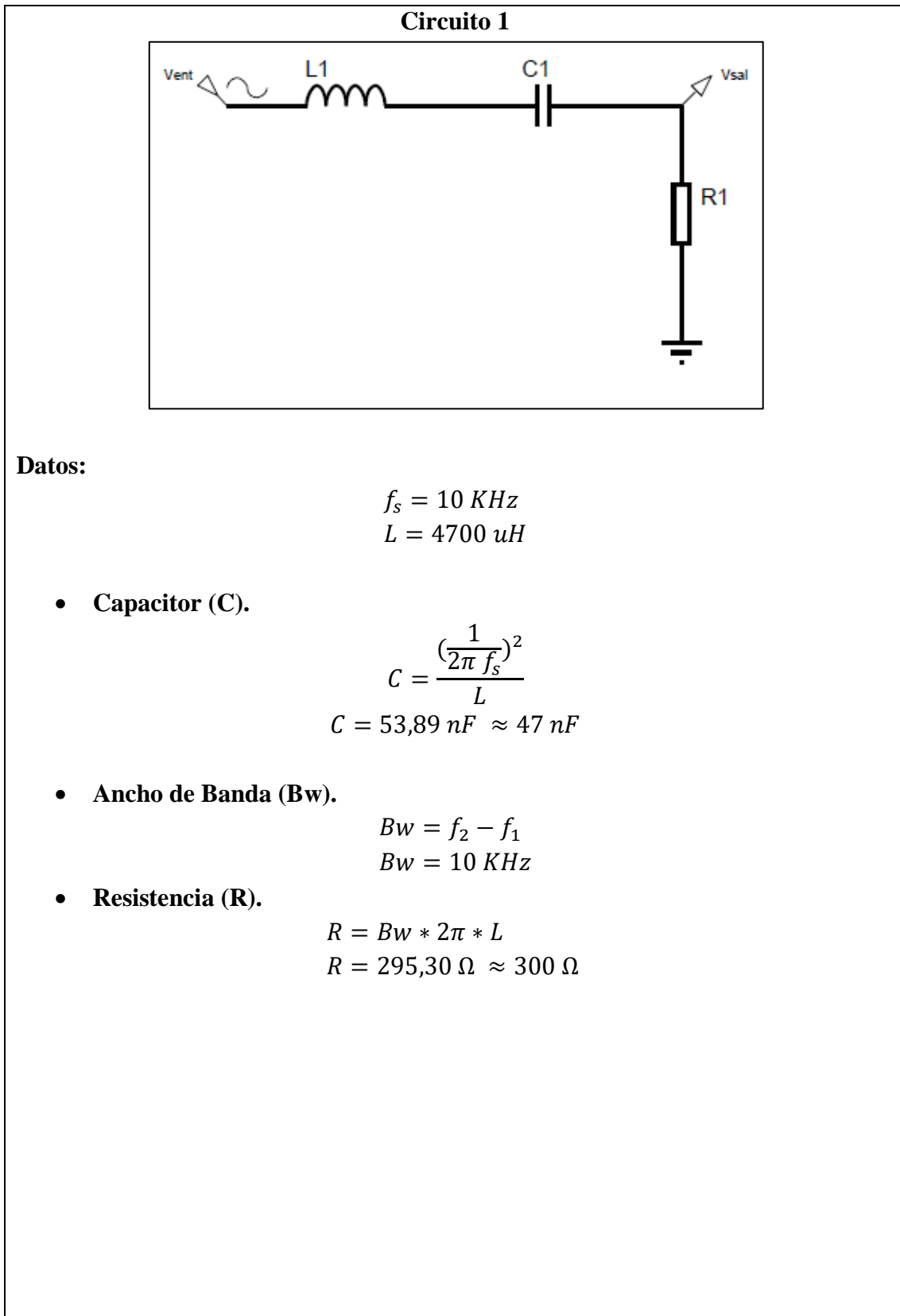
- [8] Ramón Fernando Padilla Morán, “Prototipo Didáctico de un Analizador de Respuesta en Frecuencia en Sistemas Eléctricos,” Universidad Nacional Autónoma de México, Mexico, 2019.
- [9] O. Adalberto and A. Ponce, “ANÁLISIS DE RESPUESTA EN FRECUENCIA (FRA) PARA LA IDENTIFICACIÓN DEL ESTADO DE UN TRANSFORMADOR DE POTENCIA,” 2018.
- [10] A. Shamlou, M. R. Feyzi, and V. Behjat, “Interpretation of frequency response analysis of power transformer based on evidence theory,” *IET Generation, Transmission and Distribution*, vol. 13, no. 17, pp. 3879–3887, Sep. 2019, doi: 10.1049/IET-GTD.2019.0320.
- [11] A. N. Shkolin, A. Y. Drakin, and I. Y. Butarev, “Frequency Response Analysis in Problems of Integrated Circuits Behavioral Modelling,” *Moscow Workshop on Electronic and Networking Technologies, MWENT 2020 - Proceedings*, Mar. 2020, doi: 10.1109/MWENT47943.2020.9067497.
- [12] Z. Fengcan, K. Xiangyu, L. Fang, and Z. Yulin, “The Design of Controller for BLDC Based on STM32,” *IOP Conf Ser Earth Environ Sci*, 2020, doi: 10.1088/1755-1315/446/4/042047.
- [13] Q. Han *et al.*, “Collection Method of Arbitrary Laser Echo Based on STM32,” 2021, doi: 10.1088/1755-1315/783/1/012146.
- [14] A. P. Murdan and P. K. Ramkissoon, “A smart autonomous floor cleaner with an Android-based controller,” *2020 3rd International Conference on Emerging Trends in Electrical, Electronic and Communications Engineering, ELECOM 2020 - Proceedings*, pp. 235–239, Nov. 2020, doi: 10.1109/ELECOM49001.2020.9297006.
- [15] Stmicroelectronics, “Data brief - 32F411EDISCOVERY - Discovery kit with STM32F411VE MCU,” 2020. [Online]. Available: www.st.com/stm32f4discovery
- [16] À. Perles, “ARM Cortex-M práctico. 1-Introducción a los microcontroladores STM32 de St,” 2019.
- [17] ARM, “AN4841 Application note Digital signal processing for STM32 microcontrollers using CMSIS,” 2018. [Online]. Available: www.techonline.com.
- [18] ARM, “This is information on a product in full production. STM32F411xC STM32F411xE,” 2017. [Online]. Available: www.st.com
- [19] STMicroelectronics, “RM0383 Reference manual STM32F411xC/E advanced Arm @-based 32-bit MCUs,” 2018. [Online]. Available: <http://www.st.com>
- [20] STMicroelectronics, “Getting started with STM32 system peripherals - stm32mcu.” Accessed: Sep. 14, 2023. [Online]. Available: https://wiki.st.com/stm32mcu/wiki/Category:Getting_started_with_STM32_system_peripherals

- [21] C. Antonio, P. Gaona, J. Manuel, and G. Granados Hernán, “IDENTIFICACIÓN Y LOCALIZACIÓN DE FALLOS EN DEVANADOS DE GENERADORES SÍNCRONOS MEDIANTE ANÁLISIS E INTERPRETACIÓN DE SU RESPUESTA EN FRECUENCIA Hernán Mayora,” 2020.
- [22] A. Fioravanti, A. Prudenzi, G. Bucci, E. Fiorucci, F. Ciancetta, and S. Mari, “Non intrusive electrical load identification through an online SFRA based approach,” *2020 International Symposium on Power Electronics, Electrical Drives, Automation and Motion, SPEEDAM 2020*, pp. 694–698, Jun. 2020, doi: 10.1109/SPEEDAM48782.2020.9161856.
- [23] C. H. Motta Contreras, “ANÁLISIS DEL CONTROL DE VELOCIDAD DE UN VEHÍCULO ANTE PERTURBACIONES EXTERNAS,” 2018.
- [24] M. Vallejo Valencia, “Introduccion a la adquisicion y acondicionamiento de senales,” p. 272, 2022, Accessed: Sep. 15, 2023. [Online]. Available: <https://elibro.net/es/lc/epoch/titulos/216779>
- [25] J. P. Tello Portillo, “Introducción a las señales y sistemas - Google Books.” Accessed: Sep. 17, 2023. [Online]. Available: <https://www.google.com.ec/books/>
- [26] L. Corrales Barrios and J. J. Paz Álvarez, “Filtros para relés digitales de protección de sistemas eléctricos,” p. 56, 2020, Accessed: Sep. 17, 2023. [Online]. Available: <https://books.google.com.mx/books?id=WdzFnQAACAAJ>
- [27] J. J. Haver Solórzano, “ANÁLISIS COMPARATIVO DE FILTROS ACTIVOS Y FILTROS PASIVOS EN SISTEMAS DE COMUNICACIÓN ANALÓGICA,” 2018.
- [28] M. Vallejo Valencia, “Introduccion a la adquisicion y acondicionamiento de senales,” p. 272, 2022, Accessed: Sep. 17, 2023. [Online]. Available: <https://elibro.net/es/lc/epoch/titulos/216779>
- [29] S. Palanusorn, “Sistema de monitorización de equipos de respiración autónoma basado en tecnología Arduino y Android.,” 2018.
- [30] V. A. Barros Calderón, “IMPLEMENTACIÓN DE UN APLICATIVO MÓVIL WALK TEST DE REDES CELULARES 4G EN LAS INSTALACIONES DE ESPOL,” ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL, 2019.
- [31] J. M. Luna Intriago, “TAXONOMÍA DE TECNOLOGÍAS PARA DESARROLLO MÓVIL MULTIPLATAFORMA,” UNIVERSIDAD CATOLICA DEL ECUADOR, Esmeraldas, 2020.
- [32] P. Johada, “GitHub - PhilJay/MPAndroidChart.” Accessed: Sep. 23, 2023. [Online]. Available: <https://github.com/PhilJay/MPAndroidChart>
- [33] J. D. Fualta Cuaspu, “SISTEMA TELEMÁTICO PARA MEDICIÓN Y ANÁLISIS DE VARIABLES DE UN SISTEMA HIDROPÓNICO PARA CULTIVO DE FRESAS,” 2022.

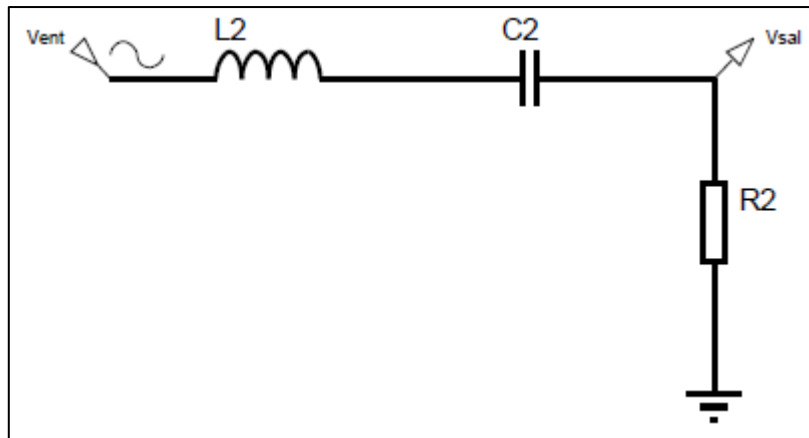
- [34] National Instruments, “NI Educational Laboratory Virtual Instrumentation Suite II Series (NI ELVISTM II Series) User Manual - National Instruments Enhanced Reader,” 2011.
- [35] STMicroelectronics, “UM1842 User manual Discovery kit with STM32F411VE MCU,” 2020. [Online]. Available: www.st.com
- [36] anacp, “STM32F4: Configuración y uso básico del ADC.” Accessed: Sep. 06, 2023. [Online]. Available: <https://elb105.com/stm32f4-configuracion-y-uso-basico-del-adc/>
- [37] M. Granados, “Electronica basica 4 - Diseño de PCB software sencillo.” Accessed: Sep. 21, 2023. [Online]. Available: <https://www.google.com.ec/books/>

7. ANEXOS

Anexo A. Caracterización de los componentes del circuito 1 y 2.



Circuito 2



Datos:

$$f_s = 20 \text{ KHz}$$

$$L = 4700 \text{ uH}$$

- **Capacitor (C).**

$$C = \frac{1}{(2\pi f_s)^2 L}$$

$$C = 13,47 \text{ nF} \approx 10 \text{ nF}$$

- **Ancho de Banda (Bw).**

$$Bw = f_2 - f_1$$

$$Bw = 4 \text{ KHz}$$

- **Resistencia (R).**

$$R = Bw * 2\pi * L$$

$$R = 118,12 \text{ } \Omega \approx 100 \text{ } \Omega$$

Anexo B. Datos obtenidos de ganancia del dispositivo y el NI ELVIS II con respecto al circuito 1 y 2.

Tabla 29. Valores de ganancia del Dispositivo y el NI ELVIS II+ con respecto al circuito 1.

	DISPOSITIVO	NI ELVIS II
frecuencias (KHz)	ganancia(dB)	ganancia(dB)
1	-16,93	-17,9

2	-10,92	-12,04
3	-7,44	-8,63
4	-4,89	-6,24
5	-3,03	-4,43
6	-1,61	-3,22
7	-0,75	-2,27
8	-0,15	-1,86
9	0	-1,66
10	-0,08	-1,71
11	-0,28	-1,99
12	-0,61	-2,47
13	-0,99	-2,77
14	-1,42	-3,1
15	-1,85	-3,47
16	-2,3	-3,85
17	-2,69	-4,3
18	-3,15	-4,8
19	-3,54	-5,14
20	-3,95	-5,67
21	-4,31	-6,02
22	-4,69	-6,37
23	-5,04	-6,73
24	-5,33	-6,91
25	-5,67	-7,27
26	-6,02	-7,63
27	-6,34	-7,82
28	-6,65	-8,18
29	-6,9	-8,36
30	-7,2	-8,54

Tabla 30. Valores de ganancia del Dispositivo y el NI ELVIS II con respecto al circuito 2.

	DISPOSITIVO	NI ELVIS II
frecuencias (KHz)	ganancia(dB)	ganancia(dB)
1	-32,12	-43,23
2	-27,31	-36,8
3	-23,64	-33,54
4	-21,4	-30,83
5	-19,26	-28,9
6	-17,91	-27,11
7	-16,68	-25,47

8	-15,27	-23,98
9	-13,73	-22,64
10	-12,5	-21,18
11	-11,15	-19,9
12	-10,04	-18,84
13	-8,82	-17,24
14	-7,51	-15,85
15	-6,27	-14,24
16	-4,96	-12,31
17	-3,6	-9,99
18	-1,45	-8,29
19	0	-6,74
20	-0,15	-5,61
21	-0,21	-5,95
22	-1,06	-6,88
23	-1,68	-8,03
24	-2,65	-8,63
25	-3,42	-9,81
26	-4,43	-10,94
27	-5,17	-11,48
28	-5,82	-12,5
29	-6,4	-12,99
30	-6,6	-13,46

Anexo C. Valores de la frecuencias inferior y superior a -3dB y la frecuencia central obtenidos del dispositivo y el NI ELVIS II con respecto al Circuito 1 y 2.

Tabla 31. Valores de frecuencias inferior, superior y central del Dispositivo y el NI ELVIS II con respecto al circuito 1.

CIRCUITO 1		
Calculado	Dispositivo	NI ELVIS II
f1=5Kz	f1=5,01KHz	f1=4,8KHz
f2=15KHz	f2=17,67KHz	f2=18,1KHz
fc=10KHz	fc=9,5KHz	fc=9,5KHz

Tabla 32. Valores de frecuencias inferior, superior y central del Dispositivo y el NI ELVIS II con respecto al circuito 2.

CIRCUITO 2		
Calculado	Dispositivo	NI ELVIS II
f1=18Kz	f1=17,27KHz	f1=18,19KHz
f2=22KHz	f2=24,45KHz	f2=23,98KHz
fc=20KHz	fc=20KHz	fc=20,4KHz

Anexo D. Diagrama de bode del Circuito 1 y 2, de los resultados del Dispositivo y el NI ELVIS II.

Diagrama de Bode del Dispositivo del Circuito 1

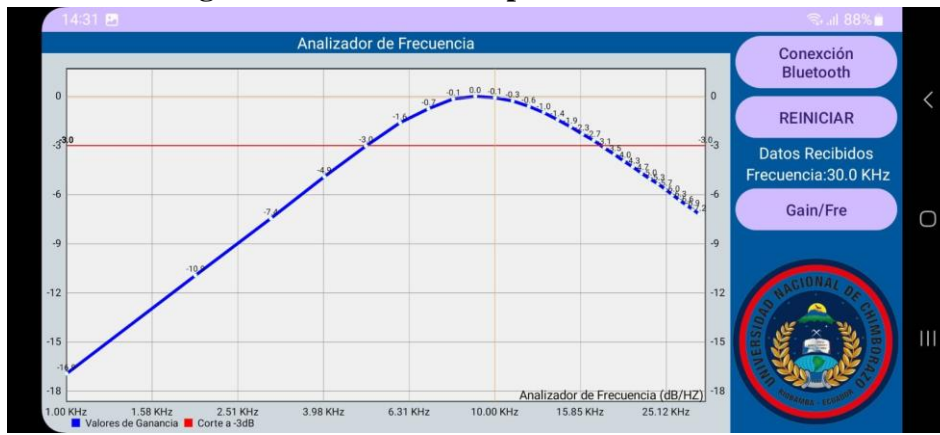


Diagrama de Bode del NI ELVIS II del Circuito 1



Diagrama de Bode del Dispositivo del Circuito 2

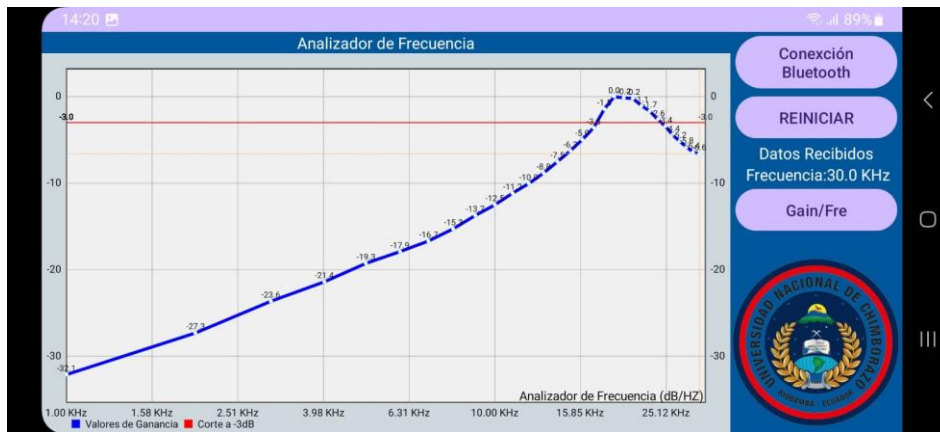
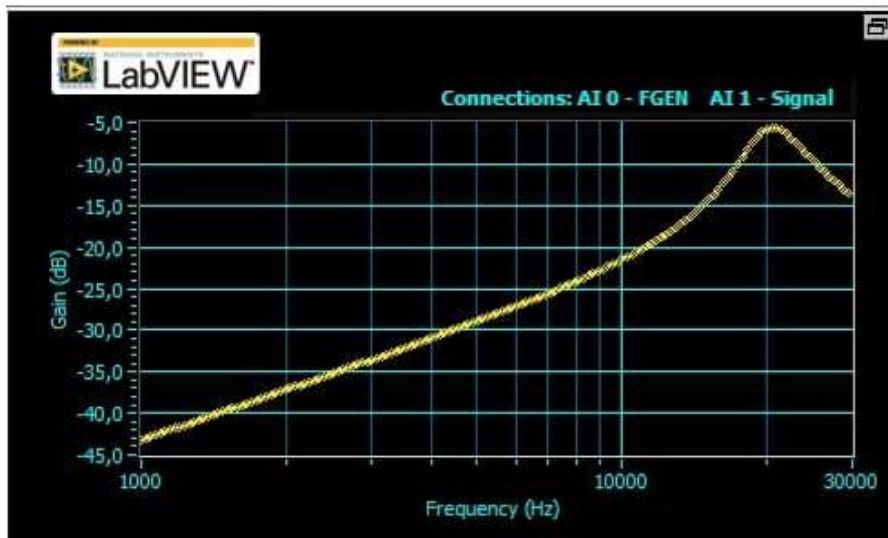


Diagrama de Bode del NI ELVIS II del Circuito 2

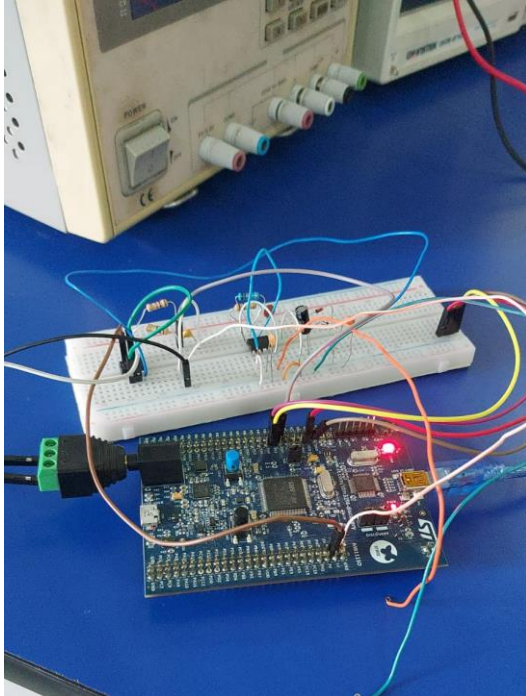
Bode Analyzer - NI ELVISmx



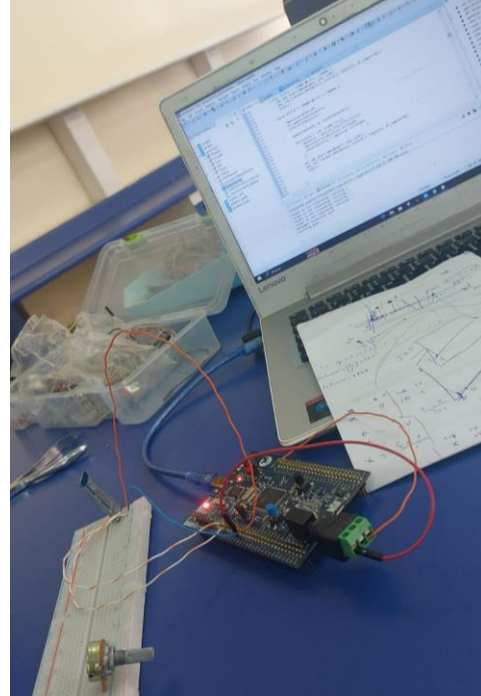
Anexo E. Fotos de la evidencia de pruebas, programación y diseño del proyecto de investigación.

Pruebas de programación y funcionamiento de la Tarjeta STM32F411

Funcionamiento de Tarjeta STM32f411

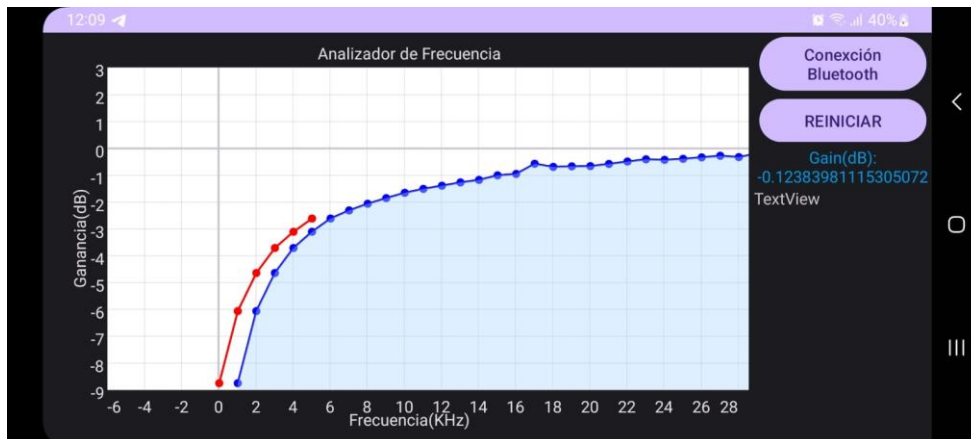


Programación de Tarjeta STM32F411

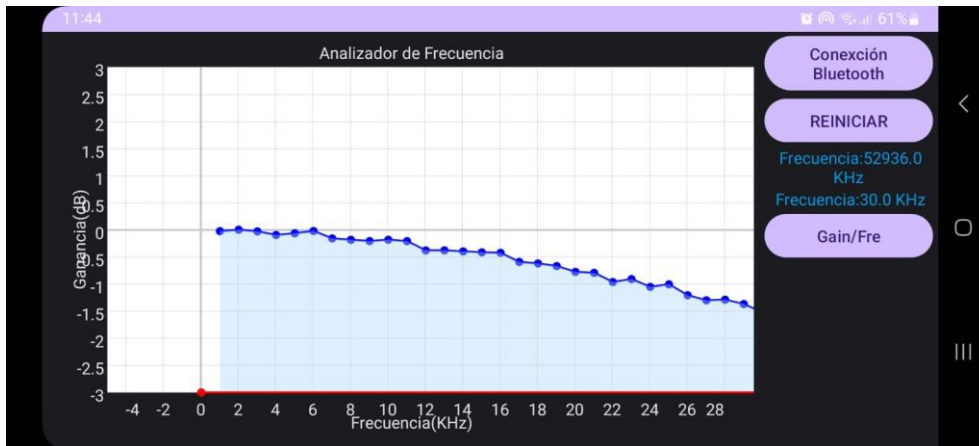


Prueba de obtención de datos en la aplicación

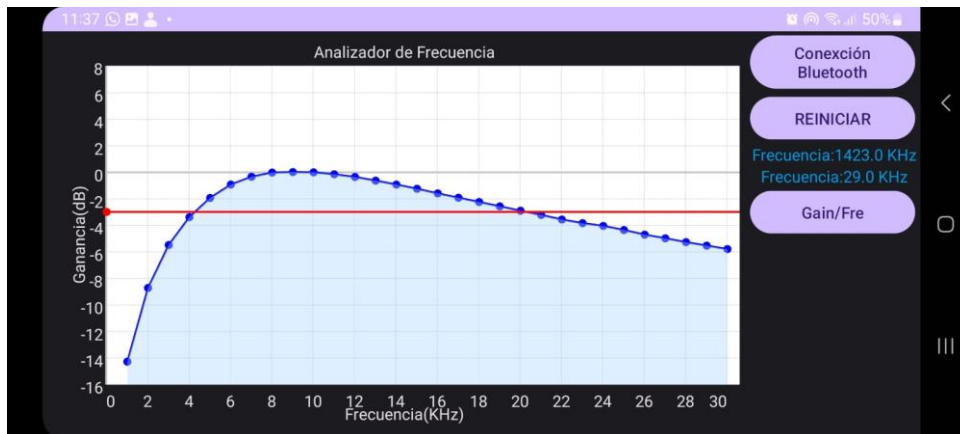
Datos de un filtro Pasa-Altos



Datos de Filtro Pasa-Bajos

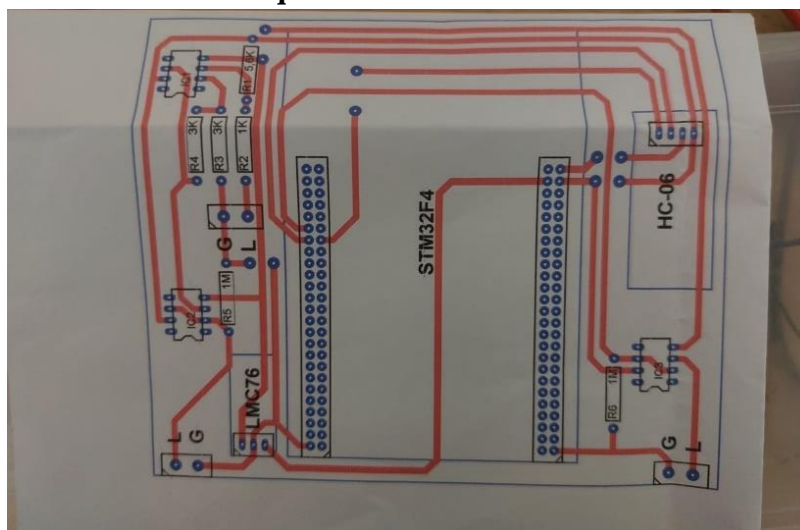


Datos de un Filtro Pasa-Banda

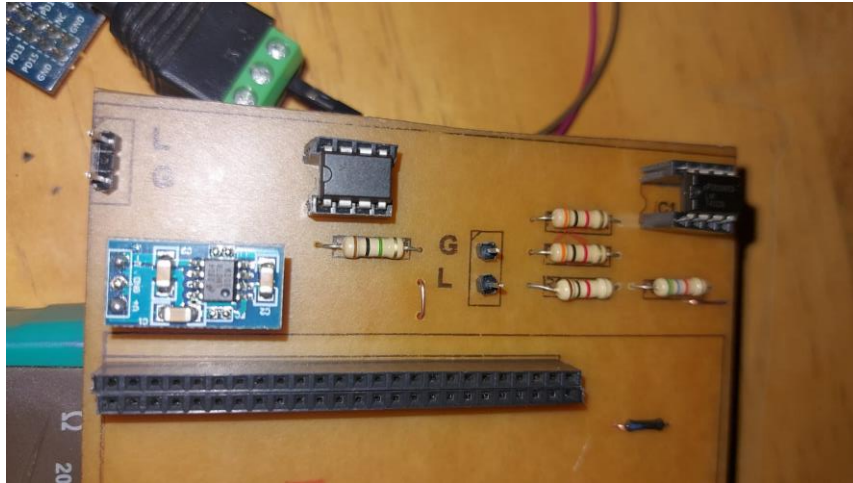


Diseño y Construcción de Placa

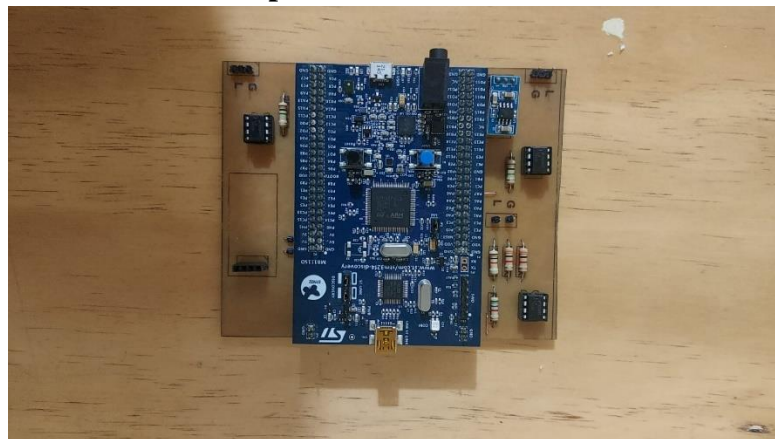
Esquemático de conexión



Construcción de módulos(acoplador de impedancia y amplificador de señal) en PCB

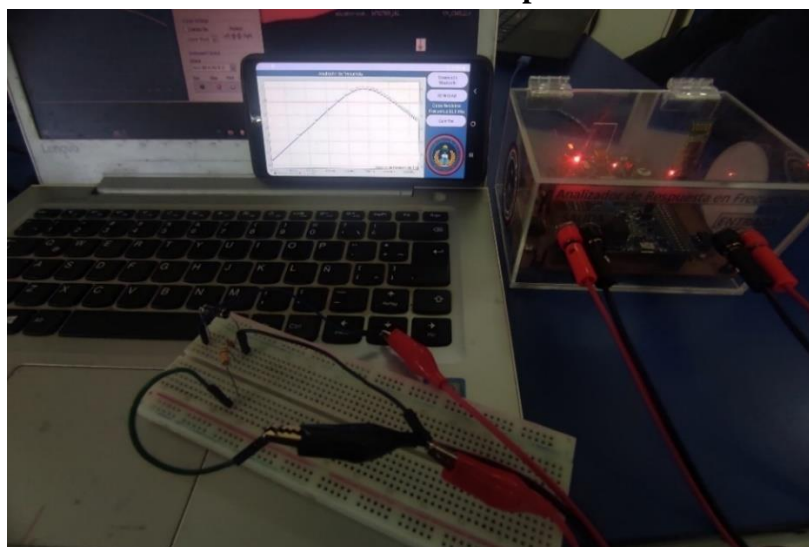


Implementación en PCB

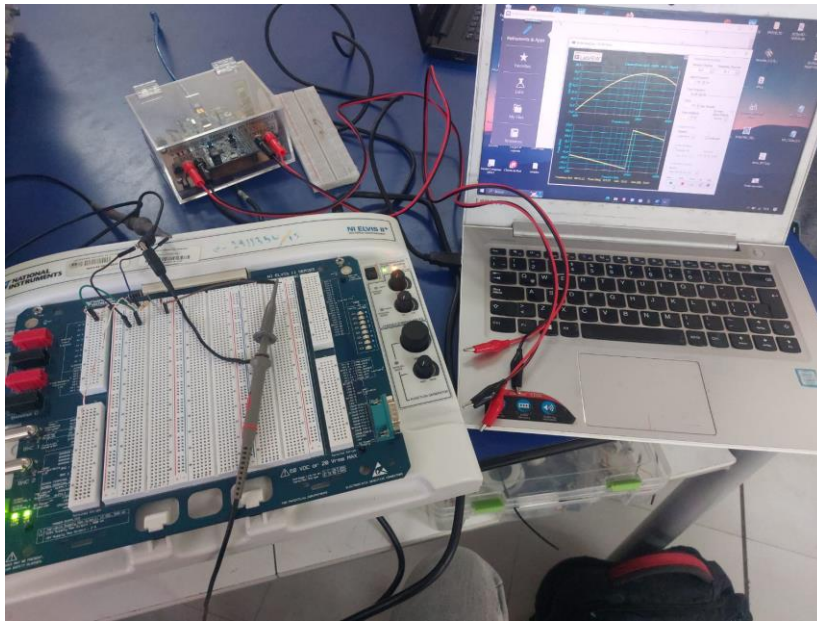


Pruebas de funcionamiento del Analizador de Frecuencia.

Funcionamiento del Dispositivo



Funcionamiento del NI ELVIS II



Funcionamiento del Dispositivo y el NI ELVIS II

